

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/019604

International filing date: 28 December 2004 (28.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-045659
Filing date: 23 February 2004 (23.02.2004)

Date of receipt at the International Bureau: 17 February 2005 (17.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

24.1.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 2 月 2 3 日
Date of Application:

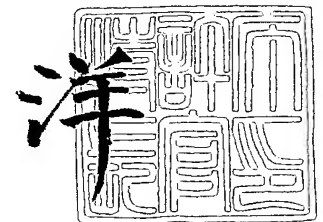
出 願 番 号 特 願 2 0 0 4 - 0 4 5 6 5 9
Application Number:
[ST. 10/C]: [J P 2 0 0 4 - 0 4 5 6 5 9]

出 願 人 日 本 電 気 株 式 有 限 公 司
Applicant(s):

2 0 0 4 年 1 0 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 35001258
【提出日】 平成16年 2月23日
【あて先】 特許庁長官殿
【国際特許分類】 H04N 7/30
H04N 1/41
【発明者】
【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内
【氏名】 高田 巡
【特許出願人】
【識別番号】 000004237
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100097157
【弁理士】
【氏名又は名称】 桂木 雄二
【手数料の表示】
【予納台帳番号】 024431
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9303562

【書類名】 特許請求の範囲**【請求項 1】**

2次元信号を複数の周波数領域であるサブバンドに分割するウェーブレット変換手段と

、同一階層のウェーブレット分解レベルに属する複数のサブバンドから、空間的に同一位置に属する係数の組を一定数ずつ抽出する係数抽出手段と、

前記抽出された係数の組を符号化する係数符号化手段と、

を有することを特徴とする符号化装置。

【請求項 2】

前記係数抽出手段は、前記 2次元信号のスキャンライン方向に係数の組を一定数ずつ順次抽出することを特徴とする請求項 1 に記載の符号化装置。

【請求項 3】

前記係数抽出手段は、係数の組を一組ずつ順次抽出することを特徴とする請求項 2 に記載の符号化装置。

【請求項 4】

2次元信号から空間的に隣接した $2m \times 2$ (m は整数： $m \geq 1$) 要素を順次抽出する要素抽出手段と、

前記 $2m \times 2$ 要素を複数のサブバンドの係数組に分割するウェーブレット変換手段と、

前記係数組を符号化する係数符号化手段と、

符号化された係数組を低解像度側のサブバンドから順に並べ替えて出力する符号出力手段と、

を有することを特徴とする符号化装置。

【請求項 5】

前記各係数は複数の成分からなり、

前記係数符号化手段は、係数の成分毎に符号化し、各係数の下に各成分の符号を連結して符号を生成することを特徴とする請求項 1 ないし 4 のいずれかに記載の符号化装置。

【請求項 6】

前記各係数は複数の成分からなり、

前記係数符号化手段は、係数の成分毎に符号化し、各成分の下に各係数の符号を連結して符号を生成することを特徴とする請求項 1 ないし 4 のいずれかに記載の符号化装置。

【請求項 7】

前記 2次元信号の各空間座標における解像度を設定した係数間引きマップを生成する係数間引きマップ生成手段をさらに有し、

前記係数抽出手段は、前記係数間引きマップを参照し、当該座標に設定された解像度まで係数を間引いて抽出することを特徴とする請求項 1 に記載の符号化装置。

【請求項 8】

前記 2次元信号の各空間座標における解像度を設定した係数間引きマップを生成する係数間引きマップ生成手段をさらに有し、

前記要素抽出手段は、前記係数間引きマップを参照し、当該座標に設定された解像度まで係数を間引いて抽出することを特徴とする請求項 4 に記載の符号化装置。

【請求項 9】

前記係数間引きマップは前記 2次元信号の写真領域とそれ以外の領域とで解像度が異なることを特徴とする請求項 7 または 8 に記載の符号化装置。

【請求項 10】

前記係数間引きマップは前記写真領域の解像度がそれ以外の領域のそれより低く設定されることを特徴とする請求項 9 に記載の符号化装置。

【請求項 11】

前記係数間引きマップは前記 2次元信号の隣接要素値の変位が比較的大きい領域と比較的小さい領域とで解像度が異なることを特徴とする請求項 7 または 8 に記載の符号化装置。

。

【請求項 12】

前記係数間引きマップは前記隣接要素値の変位が比較的小さい領域の解像度が比較的大きい領域のそれより低く設定されることを特徴とする請求項 11 に記載の符号化装置。

【請求項 13】

前記 2 次元信号は複数の画面の系列からなり、前後する複数の画面から動領域を検出する動領域検出手段をさらに有し、

前記係数間引きマップ生成手段は、前記動領域とそれ以外の領域とで解像度が異なる係数間引きマップを生成することを特徴とする請求項 7 または 8 に記載の符号化装置。

【請求項 14】

前記動領域検出手段は、前記前後する複数の画面において信号値が更新される領域を動領域として検出し、前記係数間引きマップ生成手段は、検出された動領域の解像度を低く設定することを特徴とする請求項 13 に記載の符号化装置。

【請求項 15】

前記動領域検出手段は、前後する複数の画面から各部分領域において信号値が変化する期間を求め、

前記係数間引きマップ生成手段は、前記変化期間に基づいて係数間引きマップの解像度を設定することを特徴とする請求項 13 に記載の符号化装置。

【請求項 16】

前記係数間引きマップ生成手段は、前記変化期間が長い領域内の解像度を低く設定することを特徴とする請求項 15 に記載の符号化装置。

【請求項 17】

前記動領域検出手段は、前記前後する複数の画面の差分を取ることで動領域として検出することを特徴とする請求項 13 に記載の符号化装置。

【請求項 18】

前記動領域検出手段は、前の画面の符号化対象領域と後の画面の符号化対象領域との重複領域を動領域として検出することを特徴とする請求項 13 に記載の符号化装置。

【請求項 19】

ウェーブレット変換により得られた複数のサブバンドの係数を符号化した符号列を入力し、元の 2 次元信号を生成する復号装置において、

最低周波数サブバンドに対応する符号列から前記最低周波数サブバンドの係数を復号する初期係数復号手段と、

前記最低周波数サブバンド符号列に後続する符号列から同一階層のウェーブレット分解レベルに属する複数のサブバンドで空間的に同一位置に属する係数の組を一定数ずつ復号する係数復号手段と、

前記係数の組が復号されるごとにウェーブレット逆変換を行うウェーブレット逆変換手段と、

を有することを特徴とする復号装置。

【請求項 20】

前記係数復号手段は、前記 2 次元信号のスキャンライン方向に係数の組を一定数ずつ順次復号することを特徴とする請求項 19 に記載の復号装置。

【請求項 21】

前記係数復号手段は、係数の組を一組ずつ順次復号することを特徴とする請求項 20 に記載の復号装置。

【請求項 22】

前記各係数は複数の成分からなり、

前記係数復号手段は、係数の成分毎に復号し、各係数の下に各成分を連結することを特徴とする請求項 21 に記載の復号装置。

【請求項 23】

前記各係数は複数の成分からなり、

前記係数復号手段は、係数の成分毎に復号することを特徴とする請求項 21 に記載の復

号装置。

【請求項 2 4】

ウェーブレット変換により 2 次元信号を複数の周波数領域であるサブバンドに分割し、
同一階層のウェーブレット分解レベルに属する複数のサブバンドから、空間的に同一位置に属する係数の組を一定数ずつ抽出し、
前記抽出された係数の組を符号化する、
ことを特徴とする符号化方法。

【請求項 2 5】

前記空間的に同一位置に属する係数の組は、前記 2 次元信号のスキャンライン方向に一定数ずつ順次抽出されることを特徴とする請求項 2 4 に記載の符号化方法。

【請求項 2 6】

前記空間的に同一位置に属する係数の組は、一組ずつ順次抽出されることを特徴とする請求項 2 4 に記載の符号化方法。

【請求項 2 7】

2 次元信号から空間的に隣接した $2m \times 2$ (m は整数： $m \geq 1$) 要素を順次抽出し、
ウェーブレット変換により前記 $2m \times 2$ 要素を複数のサブバンドの係数組に分割し、
前記係数組を符号化し、
符号化された係数組を低解像度側のサブバンドから順に並べ替えて出力する、
ことを特徴とする符号化方法。

【請求項 2 8】

前記 2 次元信号の各空間座標における解像度を設定した係数間引きマップを生成するステップをさらに有し、

前記係数間引きマップを参照することで当該座標に設定された解像度まで前記空間的に同一位置に属する係数を間引いて抽出することを特徴とする請求項 2 4 に記載の符号化方法。

【請求項 2 9】

前記 2 次元信号の各空間座標における解像度を設定した係数間引きマップを生成するステップをさらに有し、

前記係数間引きマップを参照することで当該座標に設定された解像度まで前記 $2m \times 2$ 要素の係数を間引いて抽出することを特徴とする請求項 2 7 に記載の符号化方法。

【請求項 3 0】

前記 2 次元信号は複数の画面の系列からなり、前後する複数の画面から動領域を検出し、

前記動領域とそれ以外の領域とで解像度が異なる係数間引きマップを生成することを特徴とする請求項 2 8 または 2 9 に記載の符号化方法。

【請求項 3 1】

ウェーブレット変換により得られた複数のサブバンドの係数を符号化した符号列を入力し、元の 2 次元信号を生成する復号方法において、

最低周波数サブバンドに対応する符号列から前記最低周波数サブバンドの係数を復号し、

前記最低周波数サブバンド符号列に後続する符号列から同一階層のウェーブレット分解レベルに属する複数のサブバンドで空間的に同一位置に属する係数の組を一定数ずつ復号し、

前記係数の組が復号されるごとにウェーブレット逆変換を実行する、
ことを特徴とする復号方法。

【請求項 3 2】

前記空間的に同一位置に属する係数の組は前記 2 次元信号のスキャンライン方向に一定数ずつ順次復号されることを特徴とする請求項 3 1 に記載の復号方法。

【請求項 3 3】

前記空間的に同一位置に属する係数の組は一組ずつ順次復号されることを特徴とする請

求 3 2 に記載の復号方法。

【請求項 3 4】

コンピュータに 2 次元信号の符号化を実行させるための符号化プログラムにおいて、
前記 2 次元信号を複数の周波数領域であるサブバンドに分割するウェーブレット変換ステップと、

同一階層のウェーブレット分解レベルに属する複数のサブバンドから、空間的に同一位置に属する係数の組を一定数ずつ抽出する係数抽出ステップと、

前記抽出された係数の組を符号化する係数符号化ステップと、

を有することを特徴とする符号化プログラム。

【請求項 3 5】

コンピュータに 2 次元信号の符号化を実行させるための符号化プログラムにおいて、

2 次元信号から空間的に隣接した $2m \times 2$ (m は整数： $m \geq 1$) 要素を順次抽出する要素抽出ステップと、

前記 $2m \times 2$ 要素を複数のサブバンドの係数組に分割するウェーブレット変換ステップと、

前記係数組を符号化する符号化ステップと、

符号化された係数組を低解像度側のサブバンドから順に並べ替えて出力する符号出力ステップと、

を有することを特徴とする符号化プログラム。

【請求項 3 6】

前記 2 次元信号の各空間座標における解像度を設定した係数間引きマップを生成する係数間引きマップ生成ステップをさらに有し、

前記係数抽出ステップは、前記係数間引きマップを参照することで、当該座標に設定された解像度まで前記空間的に同一位置に属する係数を間引いて抽出することを特徴とする請求項 3 4 に記載の符号化プログラム。

【請求項 3 7】

前記 2 次元信号の各空間座標における解像度を設定した係数間引きマップを生成する係数間引きマップ生成ステップをさらに有し、

前記要素抽出ステップは、前記係数間引きマップを参照することで、当該座標に設定された解像度まで前記 $2m \times 2$ 要素の係数を間引いて抽出することを特徴とする請求項 3 5 に記載の符号化プログラム。

【請求項 3 8】

前記 2 次元信号は複数の画面の系列からなり、前後する複数の画面から動領域を検出する動領域検出ステップをさらに有し、

前記係数間引きマップ生成ステップは、前記動領域とそれ以外の領域とで解像度が異なる係数間引きマップを生成することを特徴とする請求項 3 6 または 3 7 に記載の符号化プログラム。

【請求項 3 9】

コンピュータに、ウェーブレット変換により得られた複数のサブバンドの係数を符号化した符号列を入力し元の 2 次元信号を生成させるための復号プログラムにおいて、

最低周波数サブバンドに対応する符号列から前記最低周波数サブバンドの係数を復号するステップと、

前記最低周波数サブバンド符号列に後続する符号列から同一階層のウェーブレット分解レベルに属する複数のサブバンドで空間的に同一位置に属する係数の組を一定数ずつ復号するステップと、

前記係数の組が復号されるごとにウェーブレット逆変換を実行するステップと、

を有することを特徴とする復号プログラム。

【請求項 4 0】

画像入力手段と、

符号化された画像信号を送受信するための通信手段と、

前記画像入力手段により入力された送信すべき画像信号を複数の周波数領域であるサブバンドに分割するウェーブレット変換手段と、

同一階層のウェーブレット分解レベルに属する複数のサブバンドから、空間的に同一位置に属する係数の組を一定数ずつ抽出する係数抽出手段と、

前記抽出された係数の組を符号化して前記通信手段へ出力する係数符号化手段と、

受信した画像信号の最低周波数サブバンドに対応する符号列から前記最低周波数サブバンドの係数を復号する初期係数復号手段と、

前記最低周波数サブバンド符号列に後続する符号列から同一階層のウェーブレット分解レベルに属する複数のサブバンドで空間的に同一位置に属する係数の組を一定数ずつ復号する係数復号手段と、

前記係数の組が復号されるごとにウェーブレット逆変換を行うことで受信画像信号を生成するウェーブレット逆変換手段と、

前記受信画像信号に基づいて受信画像を表示する画像表示手段と、

を有することを特徴とする通信端末。

【書類名】明細書

【発明の名称】2次元信号の符号化／復号方法および装置

【技術分野】

【0001】

本発明は2次元信号の圧縮伸張方式に係り、特にウェーブレット変換を用いた2次元信号の符号化／復号方法および装置に関する。

【背景技術】

【0002】

画像信号に代表される2次元信号を記録媒体に格納する場合やネットワークを通して伝送する場合には、記録媒体や伝送路を効率的に利用するためにデータの圧縮あるいは符号化が不可欠である。従来、DCT（離散コサイン変換）を用いた符号化や予測符号化などの種々の方式が提案され、実際に使用されているが、近年、ウェーブレット変換を用いた情報圧縮方法が盛んに研究され、種々の提案がされている。

【0003】

たとえば、特許文献1（特開平9-148938号公報）に記載された符号化／復号方式は、まず、2次元画像をタイルに分け、各タイルに対しウェーブレット変換を繰り返し適用することによって、周波数サブバンドへの階層的な分割を行う。その後、分割された各サブバンドに対して可変長符号化を行い、低周波のサブバンドから順に符号を出力する。タイルへの分割を行うメリットとしては、係数の統計的性質の近い近接領域をまとめ、各領域に最適な符号化を施すことによって符号効率の向上が図れる点、および、ハードウェアによって符号化処理や復号処理の並列化が実現できる点などが挙げられる。なお、タイルへの分割は、過分割すると逆に符号効率が低下するため、通常、 64×64 程度以上の大きさに決定される。ただし、タイル分割後にウェーブレット変換を行う方法では、タイル境界に不連続な歪み、すなわちブロックノイズが生じてしまうという課題がある。

【0004】

また、特許文献2（特開2000-316152号公報）に記載された符号化／復号方式は、ウェーブレット変換後の各サブバンドをブロック（ 8×8 ）へ分割し、各ブロックに対して符号化を行う。ウェーブレット変換後にブロック分割することで、ブロックノイズが発生しないというメリットがある。

【0005】

上述した方式を用いてサブバンド符号化を行うことにより、時間とともに解像度を向上させる漸進的な表示機能を提供することができ、画像閲覧者の認知的な待ち時間を低減することが可能となる。たとえば、特許文献3（特開平11-298897号公報）には、解像度が上昇するに伴って、表示される画像のサイズが大きくなる画像データ伝送方法が開示されている。

【0006】

また、特許文献4（特表2003-504921号公報）には、画像を分割し、各サブ画像を異なるウェーブレット復号化レートで描画する方法が開示されている。具体的には、画面の中央部がもっともユーザに注視される領域であることを利用し、中心部のサブ画像において最も早くディテールが描画され、中心から遠ざかるに従って遅れて徐々にディテールが描画される。このような表示機能によっても画像閲覧者の認知的な待ち時間を低減することが可能である。

【0007】

【特許文献1】特開平9-148938号公報（段落0030、0031、図1）

【特許文献2】特開2000-316152号公報

【特許文献3】特開平11-298897号公報

【特許文献4】特表2003-504921号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、特許文献1および特許文献2に記載されたいずれの方式も並列化を前提としているために、汎用の逐次処理型CPUを用いて復号する場合には十分な処理速度を得ることができない。その主な要因は次の通りである。

【0009】

第1に、CPUは、各係数値が格納されているメモリアドレスに対して、係数の符号化（または復号）時とウェーブレット演算（または逆ウェーブレット演算）時との2回アクセスする必要がある。一般に、CPUにおいて、メモリアクセスに要する時間はCPU内部の演算時間に比べて長く、メモリアクセス回数が多いと処理速度が大きく低下する。

【0010】

第2に、CPUが各タイルまたは各ブロックへのメモリアクセスを行う際、係数が格納されるアドレスが、スキャンライン上から離れた位置にあり、かつ多数行に渡る。たとえば、2LHサブバンドがブロック（ 8×8 ）の領域に分割される場合には、2LHの展開には8行のスキャンラインに対するメモリアクセスが行われる。このため、メモリアクセス先が分散し、キャッシュメモリの効率が低下する。一般的なCPUはキャッシュメモリを備えているため、局所的なメモリアクセスは高速に行うことができるが、上記のようにメモリアクセス先が分散すると、実メモリへのアクセスが発生し、処理速度が大きく低下する。

【0011】

さらに、上記従来の方式では、大きな中間メモリが必要となるという問題もある。なぜならば、符号化時には、あるタイルまたはブロックのウェーブレット変換が開始されてから当該タイルまたはブロックの符号化が完了するまで、復号時には、あるタイルまたはブロックの係数復号が開始されてから逆ウェーブレット変換が完了するまで、それぞれLH、HL、HHサブバンドをメモリ上に保持しておく必要があるからである。

【0012】

そこで、本発明の目的は、逐次処理型のCPUを用いてウェーブレット符号化／復号を行う際にも、十分な速度向上結果が得られる符号化／復号方法および装置を提供することにある。

【0013】

本発明のさらに他の目的は、ウェーブレット符号化／復号処理において、サブバンドを一時的に格納するために必要となる中間メモリの容量を削減することができる符号化／復号方法および装置を提供することにある。

【課題を解決するための手段】

【0014】

本発明の第1の側面による符号化装置は、2次元信号を複数の周波数領域であるサブバンドに分割するウェーブレット変換手段と、同一階層のウェーブレット分解レベルに属する複数のサブバンドから、空間的に同一位置に属する係数の組を一定数ずつ抽出する係数抽出手段と、前記抽出された係数の組を符号化する係数符号化手段と、を有することを特徴とする。

本発明の第2の側面による符号化装置は、2次元信号から空間的に隣接した $2m \times 2$ （ m は整数： $m \geq 1$ ）要素を順次抽出する要素抽出手段と、前記 $2m \times 2$ 要素を複数のサブバンドの係数組に分割するウェーブレット変換手段と、前記係数組を符号化する係数符号化手段と、符号化された係数組を低解像度側のサブバンドから順に並べ替えて出力する符号出力手段と、を有することを特徴とする。

【0015】

本発明の第3の側面による復号装置は、ウェーブレット変換により得られた複数のサブバンドの係数を符号化した符号列を入力し、元の2次元信号を生成する復号装置において、最低周波数サブバンドに対応する符号列から前記最低周波数サブバンドの係数を復号する初期係数復号手段と、前記最低周波数サブバンド符号列に後続する符号列から同一階層のウェーブレット分解レベルに属する複数のサブバンドで空間的に同一位置に属する係数の組を一定数ずつ復号する係数復号手段と、前記係数の組が復号されるごとにウェーブ

レット逆変換を行うウェーブレット逆変換手段と、を有することを特徴とする。

【0016】

本発明によれば、ハール関数を基底とするウェーブレット変換によって画像をサブバンドに分割し、最低周波のLLサブバンドの全領域を符号化した後、各階層のウェーブレット分解レベルに属するLH、HL、HHサブバンド係数を、空間的に同一位置にある係数ごとに符号化する。復号側では、最初に最低周波のLLサブバンドを展開した後、各ウェーブレット分解レベルのサブバンドにおいて、空間的に同一位置にあるLH係数、HL係数、HH係数を1組ずつ復号し、それらの係数値を用いて直ちに逆ウェーブレット変換を行い、次のウェーブレット分解レベルのLL係数値を得る。

【発明の効果】

【0017】

上述したように、本発明によれば、LH、HLおよびHHサブバンドから同一画像位置にそれぞれ対応する係数を順次読み出して符号化するために、汎用の逐次処理型CPUを用いても実メモリへのストア・ロード回数を削減でき高速処理が可能となり、さらに、LH、HLおよびHHサブバンドの同一位置の係数が同時に順次符号化されるために、LH、HLおよびHHサブバンドのデータを符号化が終了するまで保持しておく必要がなくなる。

【0018】

また、逐次符号化が可能となるために、符号化対象の係数を格納する係数メモリにCPUの高速レジスタやキャッシュメモリを用いることができ、符号化速度をさらに向上させることができる。

【0019】

また、復号時において、1組のLH、HLおよびHHサブバンド係数が復号されるごとに、それらの係数値がレジスタ上で直ちに逆ウェーブレット演算にかけられ、実メモリへのアクセスが削減できる。また、復号時のメモリアクセスとして、LLサブバンドの読み出しが同一スキャンライン上で連続して行われるとともに、逆ウェーブレット演算結果の書き込みもスキャンライン2行のみに対して連続して行われるため、キャッシュメモリの効率が向上する。さらに、サブバンドを一時的に格納するために必要となる中間メモリの容量を削減できる。

【0020】

このように、1組のLH、HLおよびHHサブバンド係数の復号と、それらの逆ウェーブレット演算が、レジスタなどの高速メモリを介して行うことが可能となり、逐次処理型の汎用CPUにおいても、復号の高速化が達成できる。また、サブバンド全体を中間メモリに保持する必要がないため、使用メモリ量が削減できる。また、ハードウェアによる並列化が可能な場合には、従来のタイル分割方式と併用することにより、さらに高速な復号処理も可能である。

【0021】

また、特別な並列演算ハードウェアを必要とせず高速に実行可能であることから、中～低速な汎用CPUで符号化・復号を行う用途において有効である。これにより、ネットワーク経由で画像を受信・表示するクライアント端末を低コストで実現でき、安価なユビキタス端末を実現することが可能となる。

【発明を実施するための最良の形態】

【0022】

1. 第1実施形態

1. 1) 符号化装置

図1は、本発明の第1実施形態による符号化装置の概略的構成を示すブロック図である。符号化装置は、画像データ10を画像入力装置（図示せず）から入力し、後述するウェーブレット符号化により符号系列を出力する。符号化装置は、主として、データ処理装置101、サブバンドメモリ102、係数メモリ103、および、出力符号メモリ104を有し、生成された符号系列は符号出力装置105へ出力される。

【0023】

データ処理装置101は、たとえば一般的なCPU(Central Processing Unit)などのプログラム制御プロセッサであり、図示しないプログラムメモリから符号化プログラム群を読み出して実行することで、ウェーブレット変換(ここでは、2次元ハールウェーブレット変換)、初期係数符号化、同一座標係数抽出、係数符号化および符号出力の各プロセス(詳しくは後述する。)を生成することができる。

【0024】

サブバンドメモリ102、係数メモリ103および出力符号メモリ104は、それぞれ別個のメモリで構成することもできるが、たとえば1つの半導体メモリにそれぞれのスペースを割り当てることで構成することも可能である。この半導体メモリに入力画像データ10を格納するスペースを設けても良い。なお、後述するように、本発明では、CPUのレジスタやキャッシュメモリを係数メモリ103として利用することができる。

【0025】

サブバンドメモリ102は、入力画像データ10を2次元ハールウェーブレット変換することにより得られた N (1以上の整数)階層のサブバンドデータ(nLL 、 nLH 、 nHL 、 nHH)($1 \leq n \leq N$)を格納する。以下、説明の便宜上、階層 n のサブバンド nLL 、 nLH 、 nHL 、 nHH は、画像の空間座標(x , y)に対応する $p_n \times q_n$ (p , q は整数)の係数行列からなるものとする。したがって、各階層のサブバンドデータ nLL 、 nLH 、 nHL 、 nHH はいずれも2次元信号である。

【0026】

係数メモリ103は、データ処理装置101の同一座標係数抽出プロセスによりサブバンドメモリ102から順次抽出された1つの階層のサブバンド nLH 、 nHL 、 nHH における同一空間座標(i , j)の係数の組 $\{LH(i, j), HL(i, j), HH(i, j)\}$ を格納する。係数組の抽出順は画像の左上端から右下端までのスキャンライン方向に従う。ただし、2以上の一定数の係数組を順次抽出することもできる。たとえば $\{LH(i, j), HL(i, j), HH(i, j)\}$ に隣接する1つ以上の係数組を抽出して係数メモリ103に格納してもよい。上述したように、係数メモリ103にCPUのキャッシュメモリを利用した場合、キャッシュメモリに余裕があれば、複数組の係数を格納できる。

【0027】

出力符号メモリ104は nLL サブバンド符号メモリ104.1と(nLH 、 nHL 、 nHH)サブバンド符号メモリ104.2を有する。 nLL サブバンド符号メモリ104.1は、データ処理装置101の初期係数符号化プロセスにより階層 N のサブバンド nLL を符号化することで得られたサブバンド符号 $nLLc$ を格納する。(nLH 、 nHL 、 nHH)サブバンド符号メモリ104.2は、係数メモリ103に順次読み出された同一座標係数の組を係数符号化プロセスにより符号化することで得られた符号(nLH 、 nHL 、 nHH) c を格納する。

【0028】

(メモリデータ構成)

サブバンドメモリ102および出力符号メモリ104のデータ構成の一例を説明する。ここでは、係数メモリ103に、同一空間座標(i , j)の1組の係数 $\{LH(i, j), HL(i, j), HH(i, j)\}$ が格納され、符号化される場合を例示する。

【0029】

図2(A)はサブバンドメモリ102における各サブバンド nLL 、 nLH 、 nHL 、 nHH の係数配列の一例を示す模式図であり、(B)は出力符号メモリ104における符号配列の一例を示す模式図である。

【0030】

図2(A)において、2次元ハールウェーブレット変換により得られる階層 n のサブバンド nLL の係数配列は $nL(0, 0)$, $nL(1, 0)$, \dots , $nL(p_n, q_n)$ 、サブバンド nLH の係数配列は $nA(0, 0)$, $nA(1, 0)$, \dots , $nA(p_n,$

q_n)、サブバンド nHL の係数配列は $nB(0, 0)$, $nB(1, 0)$, \dots , $nB(p_n, q_n)$ 、サブバンド nHH の係数配列は $nC(0, 0)$, $nC(1, 0)$, \dots , $nC(p_n, q_n)$ であり、それぞれ画像の空間的位置を示す座標 $(0, 0)$, \dots , (i, j) , \dots , (p_n, q_n) に対応している。

【0031】

図2(B)において、 NLL サブバンド符号メモリ104.1には、上述したサブバンド NLL の係数 $NL(0, 0)$, $NL(1, 0)$, \dots , $NL(p_n, q_n)$ を初期符号化プロセスにより符号化した符号 $NLLc(0, 0)$, $NLLc(1, 0)$, \dots , $NLLc(p_n, q_n)$ が格納されている。ここで、初期符号化プロセスの符号化方式には、隣接する係数との差分を符号化するDPCM(Differential Pulse Code Modulation)ハフマン符号などが利用できる。

【0032】

また、 (nLH, nHL, nHH) サブバンド符号メモリ104.2には、係数メモリ103に順次読み出された同一座標係数の1組あるいは複数組 (nLH, nHL, nHH) を係数符号化プロセスにより1組ずつ符号化した符号 $(nLHc, nHLc, nHHc)$ が格納されている。ここで、係数符号化プロセスの符号化方式には、ゼロ値の連長数と非ゼロ係数の値によるランレングスハフマン符号やLZW(Lempel-Ziv-Welch)符号などが利用できる。

【0033】

図2(A)のサブバンドデータを例にとると、まず階層 n のサブバンド nLH , nHL , nHH の同じ座標 $(0, 0)$ を有する係数 $nA(0, 0)$, $nB(0, 0)$ および $nC(0, 0)$ がまとめて係数メモリ103に読み出され、係数符号化プロセスにより符号化された $nAc(0, 0)$, $nBc(0, 0)$ および $nCc(0, 0)$ がサブバンド符号メモリ104.2に格納される。続いて、同じ座標 $(1, 0)$ を有する係数 $nA(1, 0)$, $nB(1, 0)$ および $nC(1, 0)$ がまとめて係数メモリ103に読み出され、係数符号化プロセスにより符号化された $nAc(1, 0)$, $nBc(1, 0)$ および $nCc(1, 0)$ がサブバンド符号メモリ104.2に格納される。以下同様にして、座標 (p_n, q_n) までの全ての係数が符号化され、サブバンド符号メモリ104.2に格納される。

【0034】

2組の係数が係数メモリ103に読み出される例では、階層 n のサブバンド nLH , nHL , nHH の同じ座標 $(0, 0)$ および $(1, 0)$ を有する係数 $nA(0, 0)$, $nB(0, 0)$, $nC(0, 0)$ および係数 $nA(1, 0)$, $nB(1, 0)$, $nC(1, 0)$ がまとめて係数メモリ103に読み出され、同様に符号化が行われ、符号 $nAc(0, 0)$, $nBc(0, 0)$ および $nCc(0, 0)$ および $nAc(1, 0)$, $nBc(1, 0)$, $nCc(1, 0)$ がサブバンド符号メモリ104.2に格納されてもよい。この場合、次に係数メモリ103に読み出されるのは、サブバンド nLH , nHL , nHH の同じ座標 $(2, 0)$ および $(3, 0)$ を有する係数である。以下同様に、順次2組ずつ係数が読み出される。一般化して、2以上の一定数の係数組が読み出される場合も同様である。

【0035】

このようにして出力符号メモリ104に格納されたサブバンド符号 $NLLc$ と $nLHc$, $nHLc$ および $nHHc$ とが符号出力プロセスにより符号出力装置105へ出力される。符号出力装置105は、たとえばDVDなどの光記録媒体に情報を記録するドライブであり、あるいは、ネットワークに接続されたネットワークインターフェースである。

【0036】

(符号化制御)

図3は、本実施形態における符号化制御を示すフローチャートである。

【0037】

まず、カメラやスキャナなどの画像入力装置から画像データ10を入力し、画像メモリ

に格納する（ステップS11）。

【0038】

次に、データ処理装置101上のウェーブレット変換プロセスは、画像メモリから読み出された画像データ10に対してN段の2次元ハールウェーブレット変換を実行し、その変換結果を上述したようにサブバンドメモリ102に格納する（ステップS12）。

【0039】

2次元ハールウェーブレット変換が終了すると、初期係数符号化プロセスは、初期係数NLLを階層Nのサブバンドメモリから読み出し、ランレングスハフマン符号あるいはLZW符号などを用いて可変長符号化し、その符号 $nLLc(0, 0)$, $nLLc(1, 0)$, \dots , $nLLc(p_n, q_n)$ を出力符号メモリ104のNLLサブバンド符号メモリ104.1に格納する（ステップS13）。

【0040】

初期係数符号化が全て終了すると、次の符号化対象はLH、HL、HHサブバンドとなる。まず、解像度レベル（階層）を示す変数 n をNに設定して符号化対象を階層NのLH、HL、HHサブバンドとし（ $n=N$ ）、さらに、同一座標係数抽出プロセスは nLH 、 nHL 、 nHH の各サブバンドから抽出される係数の空間座標 (x, y) を原点に初期化する（ $i=j=0$ ）（ステップS14）。

【0041】

続いて、同一座標係数抽出プロセスは、サブバンドメモリ102から階層 n のサブバンド nLH 、 nHL 、 nHH における同一空間座標 (i, j) の係数の組 $\{nA(i, j)$, $nB(i, j)$, $nC(i, j)\}$ を読み出して係数メモリ103に格納する（ステップS15）。ただし、上述したように2以上の一定数の係数組を読み出してもよい。たとえば同一空間座標 (i, j) 、 $(i+1, j)$ ・・・にそれぞれ対応する一定数の係数組を読み出す。こうして1つあるいは複数の係数組が係数メモリ103に読み出されると、係数符号化プロセスが起動して符号化が行われる。

【0042】

係数符号化プロセスは、係数メモリ103から係数組 $nA(i, j)$, $nB(i, j)$, $nC(i, j)$ を読み出して可変長符号化を行い、出力符号メモリ104のサブバンド符号メモリ104.2に格納する（ステップS16）。係数メモリ103に読み出された係数組に関する符号化が終了すると、同一座標係数抽出プロセスは、当該階層 n の全ての座標に関して符号化が終了したか否かを判定する（ステップS17）。

【0043】

当該階層 n における全ての符号化が終了していなければ（ステップS17のNO）、抽出座標 (i, j) をスキャンライン方向に所定数だけシフトさせ（ステップS18）、当該階層 n における全ての符号化が終了するまで上記ステップS15～S18を繰り返す。

【0044】

階層 n における全ての符号化が終了すると（ステップS17のYES）、現在の階層 n が最大解像度である $n=1$ であるか否かを判定し（ステップS19）、 n が1に到達していなければ（ステップS19のNO）、 n を1だけデクリメントし（ステップS20）、 nLH 、 nHL 、 nHH の各サブバンドから抽出される係数の空間座標 (x, y) を原点に初期化する（ $i=j=0$ ）（ステップS21）。こうして階層 n を1ずつ減少させながら上記ステップS15～S21を繰り返す。

【0045】

最高解像度レベルである階層 $n=1$ のサブバンドの符号化が完了すると（ステップS19のYES）、符号出力プロセスは、出力符号メモリ104に蓄積された符号列を読み出し、符号出力装置105へ出力する（ステップS22）。

【0046】

なお、上記説明では、全符号化が完了した後に符号出力する動作としたが、一定量の符号が蓄積される毎に、符号を出力してもよい。こうしたストリーミング伝送を用いることにより、出力符号メモリ104のメモリ使用量および伝送開始遅延を小さくすることがで

きる。

【0047】

また、上記説明では、各解像度の低周波成分を画像メモリおよび各 nLL サブバンドメモリに保持する方式としたが、本発明はこれらの記憶方法を限定するものではない。たとえば、これらのメモリを共有し使用メモリ量を削減するといった方法を採用してもよい。

【0048】

1. 2) 復号装置

図4は、本発明の第1実施形態による復号装置の概略的構成を示すブロック図である。復号装置は、上記符号化装置により出力された符号列20を入力し、後述するウェーブレット復号により元の画像データを出力する。復号装置は、主として、データ処理装置201、サブバンドメモリ202、係数メモリ203、および、画像出力装置204を有し、復号された画像データが画像出力装置204へ出力される。

【0049】

データ処理装置201は、符号化装置と同様にCPUなどのプログラム制御プロセッサであり、図示しないプログラムメモリから復号プログラム群を読み出して実行することで、初期係数の復号、同一座標係数の復号、ウェーブレット逆変換（ここでは、2次元ハールウェーブレット逆変換）、および画像出力の各プロセス（詳しくは後述する。）を生成することができる。

【0050】

サブバンドメモリ202および係数メモリ203は、それぞれ別個のメモリで構成することもできるが、たとえば1つの半導体メモリにそれぞれのスペースを割り当てることで構成することも可能である。この半導体メモリに入力符号列20を格納する入力符号メモリを設けても良い。なお、後述するように、本発明では、CPUのレジスタやキャッシュメモリを係数メモリ203として利用することができる。

【0051】

サブバンドメモリ202は、後述する初期係数および同一座標係数の復号ステップおよびウェーブレット逆変換ステップにより、復号された NLL サブバンド係数列から順次生成された $(N-1)LL$ 、 $(N-2)LL$ 、 \dots サブバンド係数列を格納する。以下、 NLL サブバンド係数列も含めて一般化し、 nLL サブバンド係数列 ($0 \leq n \leq N$) と記す。

【0052】

係数メモリ203は、データ処理装置201の同一座標係数復号プロセスにより復号された同一空間座標 (i, j) のサブバンド係数の組 $\{LH(i, j), HL(i, j), HH(i, j)\}$ を格納する。ただし、2以上の一定数の係数組が格納されてもよい。たとえば $\{LH(i, j), HL(i, j), HH(i, j)\}$ に隣接する1つ以上の係数組が符号化されている場合、複数の係数組が復号され係数メモリ203に格納される。上述したように、係数メモリ203にCPUのキャッシュメモリを利用した場合、キャッシュメモリに余裕があれば、複数の係数組の係数を格納できる。

【0053】

画像出力装置204は、たとえば液晶ディスプレイなどである。データ処理装置201の画像出力プロセスは、後述する初期係数および同一座標係数の復号プロセスと、ウェーブレット逆変換のプロセスとによって復号された画像データを画像出力装置204に表示する。

【0054】

図5は、本発明の第1実施形態による復号装置の復号制御を示すフローチャートである。まず、入力した可変長符号列20を入力符号メモリに格納する（ステップS31）。

【0055】

次に、初期係数復号プロセスは、入力符号メモリから NLL サブバンドの可変長符号を順次読み出して復号し、得られた初期係数である NLL サブバンド係数 $NL(0, 0)$ 、 $NL(0, 1) \dots$ を NLL サブバンドメモリ202に格納する（ステップS32）。

【0056】

NLLサブバンド係数の復号が全て終了すると、次の復号対象はLH、HL、HHサブバンドとなる。まず、解像度レベル（階層）を示す変数 n を N に設定して復号対象を階層 N のLH、HL、HHサブバンドとし（ $n=N$ ）、さらに、同一座標係数復号プロセスは n LH、 n HL、 n HHの各サブバンドの復号する係数の空間座標 (x, y) を原点に初期化する（ $i=j=0$ ）（ステップS33）。

【0057】

続いて、同一座標係数復号プロセスは符号列 $nAc(i, j)$ 、 $nBc(i, j)$ 、 $nCc(i, j)$ ・・・を入力符号メモリから読み出し、階層 n のサブバンド n LH、 n HL、 n HHにおける同一空間座標 (i, j) の係数の組 $\{nA(i, j), nB(i, j), nC(i, j)\}$ を係数メモリ203に格納する（ステップS34）。ただし、上述したように複数組の係数が符号化されている場合には、複数組の係数が係数メモリ203に格納される。こうして1あるいは2以上の一定数の係数組が係数メモリ203に格納されると直ちに、ウェーブレット逆変換プロセスによりウェーブレット逆変換が行われる。

【0058】

ウェーブレット逆変換プロセスは、係数メモリ203から係数 $nA(i, j)$ 、 $nB(i, j)$ 、 $nC(i, j)$ を、サブバンドメモリ202から対応する n Lサブバンド係数 $nL(i, j)$ をそれぞれ読み出す（ステップS35）。読み出された $nL(i, j)$ 、 $nA(i, j)$ 、 $nB(i, j)$ および $nC(i, j)$ に対してウェーブレット逆変換を行い、その結果をサブバンドメモリ202に $(n-1)$ Lサブバンドの係数 $(n-1)L(i, j)$ として格納する（ステップS36）。続いて、同一座標係数復号プロセスは、当該階層 n の全ての座標に関して復号が終了したか否かを判定する（ステップS37）。

【0059】

当該階層 n における全ての復号が終了していなければ（ステップ37のNO）、座標 (i, j) をスキャンライン方向に所定数だけシフトさせ（ステップS38）、当該階層 n における全ての復号が終了するまで上記ステップS34～S38を繰り返す。

【0060】

階層 n における全ての復号が終了すると（ステップS37のYES）、現在の階層 n が出力すべき解像度に対応する階層 N_D に到達したか否かを判定する（ステップS39）。 n が N_D に到達していなければ（ステップS39のNO）、 n を1だけデクリメントし（ステップS40）、 n LH、 n HL、 n HHの各サブバンドから抽出される係数の空間座標 (x, y) を原点に初期化する（ $i=j=0$ ）（ステップS41）。こうして階層 n を1ずつ減少させながら n が N_D に到達まで上記ステップS34～S41を繰り返す。

【0061】

階層 n が出力すべき解像度の階層 N_D に到達すると（ステップS39のYES）、画像出力プロセスは $(n-1)$ Lサブバンドデータをサブバンドメモリ202から読み出し、画像出力装置204へ出力して画像表示する（ステップS42）。

【0062】

続いて、階層 n が最大解像度である $n=1$ であるか否かを判定する（ステップS43）。階層 n が1に到達していない場合には（ステップS43のNO）、復号すべきサブバンドが残っているので、ステップS40に戻り、階層 n が1に到達するまで上記ステップS34～S43を繰り返す。最高解像度レベルである階層 $n=1$ のサブバンドの復号が完了すると（ステップS43のYES）、処理を終了する。

【0063】

なお、上記説明では、全ての符号入力完了後に復号する動作としたが、初期符号から順次、一定量の符号が入力される毎に復号を行ってもよい。こうしたストリーミング伝送を用いることにより、入力符号メモリのメモリ使用量および復号開始遅延を小さくすることができる。

【0064】

また、上記説明では、入力符号列を入力符号メモリに保持し、 nLL サブバンド係数を nLL サブバンドメモリに保持する方式としたが、本発明はこれらの記憶方法を限定するものではない。たとえば、これらのメモリの一部を共有し使用メモリ量を削減するといった方法を採用してもよい。

【0065】

また、本実施形態において、符号化装置の係数符号化プロセスが出力する符号および復号装置の係数復号プロセスの入力となる符号は、

(a) まず LH 係数の (Y, Cb, Cr) 、次に HL 係数の (Y, Cb, Cr) 、最後に HH 係数の (Y, Cb, Cr) といった順に並んでいてもよし、

(b) まず Y 成分の LH 、 HL 、 HH 係数、次に Cb 成分の LH 、 HL 、 HH 係数、最後に Cr 成分の LH 、 HL 、 HH 係数といった順に並んでいてもよい。

【0066】

符号化・復号を行うCPUが複数のデータ列に対して同一演算を適用するSIMD (Single Instruction stream/Multiple data stream) 命令に対応している場合には、前者 (a) の符号順を用いるのが効率的である。また、SIMD命令に対応しておらず演算用レジスタのビット数が少ないCPUの場合では、後者 (b) の符号順によって各係数の成分ごとに演算を行うのが効率的である。

【0067】

1. 3) 効果

第1実施形態の符号化装置および符号化制御によれば、画像データをウェーブレット変換することで得られた LH 、 HL および HH サブバンド係数を格納し、それぞれ画像の同一位置にそれぞれ対応する係数を少なくとも1組ずつ順次読み出して符号化し、出力符号メモリに格納する。

【0068】

逐次符号化が可能となるために、符号化対象の係数を格納する係数メモリにCPUの高速レジスタやキャッシュメモリを用いることができ、符号化速度を向上させることができる。

【0069】

第1実施形態の復号装置および復号制御によれば、係数復号プロセスによって復号されたそれぞれ同一画像位置に対応する1組あるいは複数組の LH 、 HL および HH サブバンド係数は、レジスタなどの高速メモリである係数メモリに読み出されると直ちにウェーブレット逆変換される。したがって、逐次処理型CPUにおいて実メモリへのストア・ロード回数を削減でき、復号速度が大幅に高速化する。

【0070】

さらに、 LH 、 HL および HH サブバンドの同一画像位置の係数が同時に順次復号化されるために、 LH 、 HL および HH サブバンドのデータの復号が終了するまで保持しておく必要がなくなる。

【0071】

さらに、ウェーブレット逆変換プロセスは LL サブバンドをスキャンライン順に連続して読み出し、また、演算結果を nLL サブバンドの2行分のスキャンライン上に連続して出力するため、キャッシュメモリの効率が向上し、高速化が達成できる。

【0072】

また、ブロックやタイル毎ではなく、スキャンライン順に画素が出力されるため、復号の途中経過を表示しても復号済み領域と未復号領域との境界に階段状のノイズが生じない。

【0073】

2. 第2実施形態

2. 1) 符号化装置

図6は、本発明の第2実施形態による符号化装置の概略的構成を示すブロック図である。符号化装置は、2次元信号の代表例として画像データ10を画像入力装置（図示せず）

から入力し、後述するウェーブレット符号化により符号系列を出力する。符号化装置は、主として、データ処理装置 301、LLサブバンドメモリ 302、係数メモリ 303、および、出力符号メモリ 304を有し、生成された符号系列は符号出力装置 305へ出力される。

【0074】

データ処理装置 301は、一般的なCPUなどのプログラム制御プロセッサであり、図示しないプログラムメモリから符号化プログラム群を読み出して実行することで、画素抽出、ウェーブレット変換（ここでは、2次元ハールウェーブレット変換）、係数符号化、初期係数符号化、および符号出力の各プロセス（詳しくは後述する。）を生成することができる。

【0075】

LLサブバンドメモリ 302、係数メモリ 303および出力符号メモリ 304は、それぞれ別個のメモリで構成することもできるが、たとえば1つの半導体メモリにそれぞれのスペースを割り当てることで構成することも可能である。なお、後述するように、本発明では、CPUのレジスタやキャッシュメモリを係数メモリ 303として利用することができる。

【0076】

LLサブバンドメモリ 302は、入力画像データ 10をOLLサブバンドデータとして格納し、さらに画素抽出プロセスにより順次抽出された部分領域（ $2m \times 2$ ）を2次元ハールウェーブレット変換することにより得られるnLLサブバンド係数（ $1 \leq n \leq N$ ）を順次格納し、最終的にはNLLサブバンド係数が格納される。第2実施形態における符号化装置では、画素抽出プロセスが（ $n-1$ ）LLサブバンド係数から空間的に隣接した $2m \times 2$ 画素の部分領域を順次抽出し、それに対して2次元ハールウェーブレット変換を実行し、nLLサブバンド係数が得られる。 $2m \times 2$ 部分領域の抽出順は画像の左上端から右下端までのスキャンライン方向に従う。

【0077】

係数メモリ 303は、2次元ハールウェーブレット変換により得られた1つの階層のサブバンドnLH、nHL、nHHにおける同一空間座標（ i, j ）の係数の組 $\{LH(i, j), HL(i, j), HH(i, j)\}$ を格納する。ただし、2以上の一定数の係数組を格納してもよい。上述したように、係数メモリ 303にCPUのキャッシュメモリを利用した場合、キャッシュメモリに余裕があれば、複数組の係数を格納可能である。

【0078】

出力符号メモリ 304は（nLH、nHL、nHH）サブバンド符号メモリ 304. 1および初期出力符号であるNLLサブバンド符号メモリ 304. 2を有する。（nLH、nHL、nHH）サブバンド符号メモリ 304. 1は、係数メモリ 303に順次読み出された同一座標係数の組を係数符号化プロセスにより符号化することで得られた符号（nLH、nHL、nHH）cを格納する。NLLサブバンド符号メモリ 304. 2は、データ処理装置 301の初期係数符号化プロセスによりNLLサブバンド係数を符号化することで得られたサブバンド符号NLLcを格納する。

【0079】

（符号化制御）

図7は、本実施形態における符号化制御を示すフローチャートである。

【0080】

まず、カメラやスキャナなどの画像入力装置から画像データ 10を入力し、OLLサブバンドとしてLLサブバンドメモリ 302に格納する（ステップS41）。

【0081】

データ処理装置 301上の画素抽出プロセスは、解像度レベル（階層）を示す変数 n を1に設定し、さらにnLH、nHL、nHHの各サブバンドから抽出される係数の空間座標（ x, y ）を原点に初期化する（ $i = j = 0$ ）（ステップS42）。

【0082】

続いて、画素抽出プロセスは、LLサブバンドメモリ302の $(n-1)$ LLサブバンドから、座標 (i, j) に対応する空間的に隣接した $2m \times 2$ 画素の部分領域を順次抽出する(ステップS43)。たとえば、 $n=1$ 、 $m=1$ および $i=j=0$ の場合は、図6に示すように、0 LLサブバンド(入力画像データ10)から左上の 2×2 部分領域(H1, H2, H3, H4)が抽出される。

【0083】

ウェーブレット変換プロセスは、抽出された $2m \times 2$ 画素の部分領域に対して2次元ハールウェーブレット変換を実行し(ステップS44)、その結果得られたLH係数 $nA(i, j)$ 、HL係数 $nB(i, j)$ およびHH係数 $nC(i, j)$ を係数メモリ303にそれぞれ格納し、LL係数 $nL(i, j)$ をn LLサブバンドとしてLLサブバンドメモリ302に格納する(ステップS45)。

【0084】

続いて、ウェーブレット変換プロセスは係数符号化プロセスを呼び出し、係数メモリ303から係数組 $nA(i, j)$ 、 $nB(i, j)$ 、 $nC(i, j)$ を読み出して可変長符号化を行い、出力符号メモリ304のサブバンド符号メモリ304.1に格納する(ステップS46)。係数メモリ303に読み出された係数組に関する符号化が終了すると、画素抽出プロセスは、当該階層 n の全ての座標に関して符号化が終了したか否かを判定する(ステップS47)。

【0085】

当該階層 n における全ての符号化が終了していなければ(ステップS47のNO)、抽出座標 (i, j) をスキャンライン方向に所定数だけシフトさせ(ステップS48)、当該階層 n における全ての符号化が終了するまで上記ステップS43～S48を繰り返す。

【0086】

階層 n における全ての符号化が終了すると(ステップS47のYES)、現在の階層 n が最低解像度レベルの階層 N であるか否かを判定し(ステップS49)、 n が N に到達していなければ(ステップS49のNO)、 n を1だけインクリメントし、空間座標 (x, y) を原点に初期化する($i=j=0$)(ステップS50)。こうして階層 n を1ずつ増加させながら上記ステップS43～S50を繰り返す。

【0087】

最低解像度レベル N のサブバンドの符号化が完了すると(ステップS49のYES)、初期係数符号化プロセスが立ち上がり、LLサブバンドメモリ302に格納されているN LLサブバンド係数を符号化し、出力符号メモリ304のN LLサブバンド符号メモリ304.2に格納する(ステップS51)。

【0088】

続いて、符号出力プロセスは、出力対象の階層 n を最低解像度レベル N に設定し(ステップS52)、出力符号メモリ304のサブバンド符号メモリ304.1およびN LLサブバンド符号メモリ304.2から階層 n の符号を低解像度から高解像度の順で読み出し出力する(ステップS53～S55)。すなわち、階層 n のサブバンド符号が出力されると(ステップS53)、階層 n が最高解像度レベル $n=1$ に到達したか否かを判定し(ステップS54)、到達していなければ(ステップS54のNO)、階層 n を1だけ減少させ(ステップS55)、ステップS53に戻る。こうして $n=1$ になるまで上記ステップS53～S55を繰り返して全ての符号を順次出力する。

【0089】

上述したように、画素抽出プロセスは $2m \times 2$ の部分領域を抽出することができる。 m の値はCPUに依存して決定すればよい。たとえば、CPUが複数のデータ列に対して同一演算を適用するSIMD命令に対応している場合には、例えば $m=2$ として 4×2 といった単位で抽出し、複数のウェーブレット演算を一括して行うことにより演算効率を向上させることができる。

【0090】

また上記説明では、各解像度の低周波成分をn LLサブバンドメモリに保持する方式と

したが、本発明はこれらの記憶方法を限定するものではない。たとえば、これらの記憶部を共有し使用メモリ量を削減するといった方法を採用してもよい。

【0091】

2. 2) 復号装置

本実施形態の符号化方式によって出力された符号は、図4および図5で示す第1実施形態の復号方式によって復号可能であるから、詳細な説明は省略する。

【0092】

2. 3) 効果

本実施形態による符号化装置および符号化制御では、画素抽出プロセスによって抽出された $2m \times 2$ 画素領域に対してウェーブレット演算が行われた後、そのLH, HL, HH係数がレジスタなどの小規模・高速メモリ(計数メモリ303)上で、直ちに符号化される。これにより高速符号化が可能となり、またLH, HL, HHサブバンドを格納するための実メモリが不要となる。

【0093】

なお、本実施形態では、符号出力が開始されるまで出力符号を全て一時的に記憶しておく必要があり、ストリーミング伝送ができない。このため、第1実施形態においてストリーミング伝送を行った場合と比べ、一時的に記憶するためのメモリ(出力符号メモリ304)は増加する。しかし、これらの符号は可変長符号化によって冗長性が削減されているため、全体としては、サブバンドをそのまま記憶する第1実施形態よりもメモリ容量を抑えることができる。

【実施例1】

【0094】

上述した第1および第2実施形態の具体的な実施例を図面を参照しながら説明する。

【0095】

図8は、本発明の第1および第2実施形態による符号化および復号動作を模式的に示した図である。本実施例では、画像入力装置としてビデオカメラを、データ処理装置101、201、301としてパーソナルコンピュータを、データ記憶装置102~104、202、203、および302~304として半導体メモリ(パーソナルコンピュータに含まれる)を、符号出力装置105、305として有線あるいは無線ネットワーク通信制御装置を備えているものとする。

【0096】

符号化装置の場合、パーソナルコンピュータは、画像入力、ウェーブレット演算、初期係数符号化、係数抽出、係数符号化、符号出力の各機能を実現するCPUを有している。

【0097】

まずビデオカメラから輝度・色差空間で表される入力画像10が与えられると、画像入力プロセスによって、画像データ(OLL)が半導体メモリに格納される。格納された画像10は、画素としてH1, H2, ...を持ち、各画素はY, Cb, Crの数値データ(H1_Y, H1_Cb, H1_Cr, ...)から構成されている。

【0098】

入力画像10は、ウェーブレット演算によって、2次元ハールウェーブレット変換が施され、結果が半導体メモリ内にnLL, nLH, nHLおよびnHHサブバンド係数Z101~Z104として格納される。具体的には、左上端の原点から順に、まず、画素H1, H2, H3, H4のY, Cb, Cr成分に対してウェーブレット演算が行われ、L1, A1, B1, C1にY, Cb, Crの各係数値が書き込まれる。次に、画素H5, H6, H7, H8のY, Cb, Cr成分に対してウェーブレット演算が行われ、L2, A2, B2, C2にY, Cb, Crの各係数値が書き込まれる。以上の処理が、画像の右下終端まで繰り返される。以上のウェーブレット変換が、LLサブバンドに対して繰り返し適用され、多重解像度のデータが構成される。

【0099】

ウェーブレット変換が完了すると、次に、初期係数符号化プロセスによって、最低解像度である解像度レベルNのLLサブバンド(図8では1LLサブバンド)の原点(x, y)=(0

,0)から、係数値が順次読み込まれて可変長符号化される。これにより得られた符号 Z 1 0 5 は、図 8 では 1 L L 符号メモリに格納される。

【0100】

さらに、解像度レベル N から順に、LH, HL, HH サブバンドの符号化が行われる。LH, HL, HH サブバンドの符号化では、原点から順に、その空間座標に対応する係数が順次抽出されて可変長符号化される。具体的には、まず、係数抽出プロセスによって、 $(x,y)=(0,0)$ に対応する係数 A1, B1, C1 が抽出され、係数符号化プロセスによって可変長符号化される。次に、 $(x,y)=(1,0)$ に対応する係数 A2, B2, C2 が抽出され、符号化される。以上の処理がサブバンドの右下終端まで行われ、得られた符号 Z 1 0 6 が (LH, HL, HH) 符号メモリに格納される。

【0101】

最後に、符号出力プロセスによって、L L 符号メモリおよび (LH, HL, HH) 符号メモリの内容が順次通信路へ出力される。

【0102】

復号装置の場合、パーソナルコンピュータは、符号入力、初期係数復号、係数復号、逆ウェーブレット演算、画像出力の各機能を実現する CPU を有している。

【0103】

通信路から符号が与えられると、符号入力プロセスによって、符号データ Z 1 0 5 および Z 1 0 6 が半導体メモリに格納される。図 8 の例では 1 L L 符号および (1LH, 1HL, 1HH) 符号が格納される。

【0104】

入力符号 Z105 は、初期係数復号プロセスによって復号され、結果が半導体メモリ内の LL サブバンドメモリに出力される。

【0105】

次に、(LH, HL, HH) 符号データ Z106 が係数復号プロセスに順次供給され、係数値の復号が行われる。続いて、復号された係数と LL サブバンドメモリの係数との組から、逆ウェーブレット演算プロセスによって 2 次元ハール逆ウェーブレット演算が行われ、結果が 0LL サブバンドメモリに出力される。具体的には、まず、係数値 A1, B1, C1 が順次復号された後、係数値 L1, A1, B1, C1 を用いて逆ウェーブレット演算が行われ、演算結果が H1, H2, H3, H4 へ出力される。次に、係数値 A2, B2, C2 が順次復号された後、係数値 L2, A2, B2, C2 を用いて逆ウェーブレット演算が行われ、演算結果が H5, H6, H7, H8 へ出力される。以上の処理が、サブバンドの終端まで繰り返される。

【0106】

さらに高解像度のサブバンドの符号が存在する場合、以上のウェーブレット逆変換が繰り返し適用され、多重解像度の画像が順次復号される。

【0107】

各解像度レベルのサブバンドが復号完了した段階で、画像出力プロセスによって画像が液晶ディスプレイへ出力される。

【実施例 2】

【0108】

同じく図 8 を参照して、本発明の符号化方式の第 2 の実施例について説明する。ただし、本実施例におけるパーソナルコンピュータは、画像入力、画素抽出、ウェーブレット演算、係数符号化、初期係数符号化および符号出力の各機能を実現する CPU を有している。

【0109】

ビデオカメラから、入力画像として、輝度・色差空間で表される画像 10 が与えられると、画像入力プロセスによって画像データが半導体メモリに格納される。

【0110】

入力画像 10 は、画素抽出プロセスによって、 2×2 画素ごとに抽出され、ウェーブレット演算プロセスへ供給され、ウェーブレット演算と符号化が行われる。具体的には、ま

ず、画素H1,H2,H3,H4がウェーブレット演算プロセスへ供給されて符号化が行われた後、画素H5,H6,H7,H8がウェーブレット演算プロセスへ供給されて符号化が行われる。

【0111】

ウェーブレット演算プロセスは、 2×2 の画素が供給されると、これら画素に対して2次元ハールウェーブレット変換を施し、係数L1,A1,B1,C1を得る。係数符号化プロセスは、A1,B1,C1を順次符号化し、(LH,HL,HH)符号Z106として出力符号メモリへ格納する。

【0112】

以上の処理が、画像の終端まで繰り返される。また、こうして生成されたnLLサブバンドに対して、さらにウェーブレット演算と符号化が繰り返し適用され、多重解像度の符号が生成される。

【0113】

次に、初期係数符号化プロセスによって、最低解像度である解像度レベルNのLLサブバンド(図8では1LLサブバンドメモリ)の原点(x,y)=(0,0)から、係数値が順次読み込まれて可変長符号化される。これにより得られた符号は、図8では1LL符号メモリに格納される。

【0114】

最後に、符号出力プロセスによって、半導体メモリに格納された符号データが、解像度レベルNから順に並べ替えられ、LL符号メモリおよび(LH,HL,HH)符号メモリのデータが順次通信路へ出力される。

【0115】

3. 第3実施形態

3. 1) 符号化装置

図9は、本発明の第3実施形態による符号化装置の概略的構成を示すブロック図である。符号化装置は、2次元信号の代表例として画像データ10を画像入力装置(図示せず)から入力し、後述するウェーブレット符号化により符号系列を出力する。符号化装置は、主として、データ処理装置401、LLサブバンドメモリ402、係数メモリ403、出力符号メモリ404、および、画素間引きマップメモリ405を有し、生成された符号系列は符号出力装置406へ出力される。

【0116】

データ処理装置401は、一般的なCPUなどのプログラム制御プロセッサであり、図示しないプログラムメモリから符号化プログラム群を読み出して実行することで、画素間引きマップ生成、画素間引き抽出、ウェーブレット変換(ここでは、2次元ハールウェーブレット変換)、係数符号化、初期係数符号化、および符号出力の各プロセス(詳しくは後述する。)を生成することができる。

【0117】

LLサブバンドメモリ402、係数メモリ403、出力符号メモリ404および画素間引きマップメモリ405は、それぞれ別個のメモリで構成することもできるが、たとえば1つの半導体メモリにそれぞれのスペースを割り当てることで構成することも可能である。なお、後述するように、本発明では、CPUのレジスタやキャッシュメモリを係数メモリ403として利用することができる。

【0118】

LLサブバンドメモリ402は、入力画像データ10を0LLサブバンドデータとして格納し、さらに画素間引き抽出プロセスにより順次抽出された部分領域($2m \times 2$)を2次元ハールウェーブレット変換することにより得られるnLLサブバンド係数($1 \leq n \leq N$)を順次格納し、最終的にはNLLサブバンド係数が格納される。第3実施形態における符号化装置では、画素間引き抽出プロセスが $(n-1)$ LLサブバンド係数から $2m \times 2$ 画素の部分領域を順次抽出し、それに対して間引き処理を行い、その結果に対して2次元ハールウェーブレット変換を実行し、nLLサブバンド係数が得られる。 $2m \times 2$ 画素の部分領域はスキャンライン方向に順次抽出される。

【0119】

係数メモリ 403 は、2次元ハールウェーブレット変換することにより得られる 1つの階層のサブバンド nLH 、 nHL 、 nHH における同一空間座標 (i, j) の係数の組 $\{LH(i, j), HL(i, j), HH(i, j)\}$ を格納する。ただし、2以上の一定数の係数組を格納することもできる。たとえば $\{LH(i, j), HL(i, j), HH(i, j)\}$ に隣接する 1つ以上の係数組を抽出して係数メモリ 403 に格納してもよい。上述したように、係数メモリ 403 に CPU のキャッシュメモリを利用した場合、キャッシュメモリに余裕があれば、複数組の係数を格納できる。

【0120】

出力符号メモリ 404 は (nLH 、 nHL 、 nHH) サブバンド符号メモリ 404. 1 および初期出力符号である NLL サブバンド符号メモリ 404. 2 を有する。(nLH 、 nHL 、 nHH) サブバンド符号メモリ 404. 1 は、係数メモリ 403 に順次読み出された同一座標係数の組を係数符号化プロセスにより符号化することで得られた符号 (nLH 、 nHL 、 nHH) c を格納する。 NLL サブバンド符号メモリ 404. 2 は、データ処理装置 401 の初期係数符号化プロセスにより NLL サブバンド係数を符号化することで得られたサブバンド符号 $NLLc$ を格納する。

【0121】

画素間引きマップメモリ 405 は、後述する画素間引きマップ生成プロセスにより生成され、画像の各部分における解像度レベルが格納されている。したがって、画素間引きマップメモリ 405 をサーチすることで、抽出された部分領域に対して画素間引き処理を行うか否かを判定することができる（詳しくは後述する）。

【0122】

(符号化制御)

図 10 は、本実施形態における符号化制御を示すフローチャートである。

【0123】

まず、カメラやスキャナなどの画像入力装置から画像データ 10 を入力し、 $0LL$ サブバンドとして LL サブバンドメモリ 402 に格納する（ステップ S51）。

【0124】

データ処理装置 401 上の画素間引きマップ生成プロセスは、画像の入力が行われると、 $0LL$ サブバンドデータを読み込み、各座標の画素をどの解像度レベルまで間引いて符号化するかを示す画素間引きマップを生成し、画素間引きマップメモリ 405 に格納する（ステップ S52）。

【0125】

たとえば、1つの画像内に濃淡 2 値の文字領域と色や濃淡が細かく変化する写真とが混在している場合、隣接要素値の変位を検出することで、あるいは、エッジ強度などの特徴量を解析することで写真領域と文字領域とを区別することができる。そして、写真領域の解像度を低下させるように画素間引きマップを生成することで、視覚的な品質劣化を抑えながら符号量を削減することが可能になる。

【0126】

画素間引き抽出プロセスは、解像度レベル（階層）を示す変数 n を 1 に設定し、さらに nLH 、 nHL 、 nHH の各サブバンドから抽出される係数の空間座標 (x, y) を原点に初期化する ($i = j = 0$)（ステップ S53）。

【0127】

続いて、画素間引き抽出プロセスは、 LL サブバンドメモリ 402 の $(n-1)$ LL サブバンドから、座標 (i, j) に対応する $2m \times 2$ 画素の部分領域を順次抽出する（ステップ S54）。たとえば、 $n=1$ 、 $m=1$ および $i=j=0$ の場合は、図 9 に示すように、 $0LL$ サブバンド（入力画像データ 10）から左上の 2×2 部分領域 ($H1$ 、 $H2$ 、 $H3$ 、 $H4$) が抽出される。

【0128】

部分領域が抽出されると、画素間引き抽出プロセスは、抽出された部分領域に対応する座標の解像度レベルを画素間引きマップメモリ 405 から読み出し、その解像度レベルの

値によって、抽出部分が間引き対象画素である否かを判定する（ステップS55）。当該抽出部分が間引き対象である場合（ステップS55のYES）、所定の間引き演算によって画素が間引かれ（ステップS56）、間引かれた画素値に対してウェーブレット変換が実行される（ステップS57）。当該抽出部分が間引き対象でない場合（ステップS55のNO）、当該抽出部分のそのままの画素値でウェーブレット変換が実行される（ステップS57）。なお、間引き演算は特に限定されない。抽出領域内の1つの画素値を代表値として用いてもよいし、抽出された全画素値の平均をとってもよい。

【0129】

たとえば、抽出された 2×2 画素が間引き対象画素である場合、それら画素値の平均値を持った 2×2 画素として、ウェーブレット演算プロセスに供給される。間引き対象画素ではない場合は、 2×2 画素のそれぞれの画素値がそのままウェーブレット演算プロセスに供給される。

【0130】

ウェーブレット変換プロセスは、抽出された $2m \times 2$ 画素の部分領域に対して2次元ハールウェーブレット変換を実行し（ステップS57）、その結果得られたLH係数 $nA(i, j)$ 、HL係数 $nB(i, j)$ およびHH係数 $nC(i, j)$ を係数メモリ403にそれぞれ格納し、LL係数 $nL(i, j)$ を nLL サブバンドとしてLLサブバンドメモリ402に格納する（ステップS58）。

【0131】

続いて、ウェーブレット変換プロセスは係数符号化プロセスを呼び出し、係数メモリ403から係数 $nA(i, j)$ 、 $nB(i, j)$ 、 $nC(i, j)$ を読み出して可変長符号化を行い、出力符号メモリ404のサブバンド符号メモリ404.1に格納する（ステップS59）。係数メモリ403に読み出された係数組に関する符号化が終了すると、画素間引き抽出プロセスは、当該階層 n の全ての座標に関して符号化が終了したか否かを判定する（ステップS60）。

【0132】

当該階層 n における全ての符号化が終了していなければ（ステップS60のNO）、抽出座標 (i, j) をスキャンライン方向に所定数だけシフトさせ（ステップS61）、当該階層 n における全ての符号化が終了するまで上記ステップS54～S61を繰り返す。

【0133】

階層 n における全ての符号化が終了すると（ステップS60のYES）、現在の階層 n が最低解像度レベルの階層 N であるか否かを判定し（ステップS62）、 n が N に到達していなければ（ステップS62のNO）、 n を1だけインクリメントし、空間座標 (x, y) を原点に初期化する（ $i = j = 0$ ）（ステップS63）。こうして階層 n を1ずつ増加させながら上記ステップS54～S63を繰り返す。

【0134】

最低解像度レベル N のサブバンドの符号化が完了すると（ステップS62のYES）、初期係数符号化プロセスが立ち上がり、LLサブバンドメモリ402に格納されている NLL サブバンド係数を符号化し、出力符号メモリ404の NLL サブバンド符号メモリ404.2に格納する（ステップS64）。

【0135】

以下、ステップS64～S68は、図7におけるステップS51～S55とおなじであるから説明は省略する。

【0136】

本実施形態では、画素間引きマップ生成プロセスにおける解像度レベルの決定方法については限定しない。たとえば、写真・自然画と文字・グラフが混在している画像においては、画像閲覧者の意図によって、写真・自然画と、文字・グラフとで解像度レベルを異ならせてもよい。また、写真・自然画といった、輝度変化の緩やかな領域の解像度をより低くすることで、認知的な品質劣化を抑えながら符号量を削減できる。

【0137】

3. 2) 復号装置

本実施形態の符号化方式によって出力された符号は、図4および図5で示す第1実施形態の復号方式によって復号可能であるから、詳細な説明は省略する。

【0138】

3. 3) 効果

第3実施形態の符号化装置および符号化制御によれば、第1実施形態と同様に符号化処理の高速化および必要メモリの低減が可能となる他に、上述したように画素間引き抽出プロセスによって、部分領域ごとに異なる解像度レベルで画像を符号化することができる。この際、画素の間引きは抽出と同時に行為られるため、間引きによって生じる処理負荷はごく小さく抑えることができる。これによって、閲覧者の注目領域や、文字などディテールが重要な領域のみを高精細に符号化し、その他の領域の符号量を落とすことが可能となり、認知的な待ち時間を低減することができる。特に、写真・自然画と文字・グラフが混在している画像においては、写真・自然画の領域の画素を多く間引くことによって、被写体の概要把握や文字の判読といった、画像の意味理解のための最小限の情報を保ったまま、符号量を削減できる。

【0139】

なお、上述した間引き関連処理であるステップS52およびS55～S56は、図3に示す第1実施形態の符号化制御フローに適用することもできる。

【0140】

具体的には、図3において、画像データ入力ステップS11の後に画素間引きマップ生成ステップS52を挿入する。さらに、同一座標係数抽出ステップS15において、同一座標係数抽出プロセスが画素間引きマップを参照し、間引く必要がなければそのまま抽出し、間引く必要がある場合には当該座標に設定された解像度まで係数を間引いて抽出する。

【実施例3】

【0141】

図11は、本発明の第3実施形態による符号化および復号動作を模式的に示した図である。本実施例では、画像入力装置としてビデオカメラを、データ処理装置401としてパーソナルコンピュータを、データ記憶装置402～405として半導体メモリ（パーソナルコンピュータに含まれる）を、符号出力装置406として有線あるいは無線ネットワーク通信制御装置を備えているものとする。本実施例における基本的構成は第2実施例と同様であるが、データ処理装置401であるパーソナルコンピュータが画素間引きマップ生成および画素間引き抽出の機能する点で異なる。

【0142】

図11において、ビデオカメラから入力画像10が与えられると、画像入力プロセスによって画像データが半導体メモリに格納される。画素間引きマップ生成プロセスは、入力画像に対してエッジ強度などの特徴量を解析し、写真領域と文字領域とを分離し、写真領域を解像度レベル2、文字領域を解像度レベル1に設定した画素間引きマップZ202を生成する。

【0143】

画素間引き抽出プロセスは、入力画像10および画素間引きマップZ202を用いて2×2画素ごとに画素領域を抽出し、その画素領域が写真領域であれば、画素を間引いてウェーブレット演算および符号化を行い、文字領域であれば、そのままウェーブレット演算および符号化を行う。

【0144】

こうして出力された符号列は、復号装置において復号され、写真領域の解像度だけが低くなった復号画像Z203が得られる。

【0145】

4. 第4実施形態

4. 1) 符号化装置

図12は、本発明の第4実施形態による符号化装置の概略的構成を示すブロック図である。符号化装置は、2次元信号の代表例として画像データ10をビデオカメラ等の画像入力装置（図示せず）から入力し、後述するウェーブレット符号化により符号系列を出力する。符号化装置は、主として、データ処理装置501、LLサブバンドメモリ502、係数メモリ503、出力符号メモリ504、画素間引きマップメモリ505、および、後続フレームデータメモリ506を有し、生成された符号系列は符号出力装置507へ出力される。

【0146】

データ処理装置501は、一般的なCPUなどのプログラム制御プロセッサであり、図示しないプログラムメモリから符号化プログラム群を読み出して実行することで、動領域検出、画素間引きマップ生成、画素間引き抽出、ウェーブレット変換（ここでは、2次元ハールウェーブレット変換）、係数符号化、初期係数符号化、および符号出力の各プロセス（詳しくは後述する。）を生成することができる。

【0147】

LLサブバンドメモリ502、係数メモリ503、出力符号メモリ504、画素間引きマップメモリ505、および、後続フレームデータメモリ506は、それぞれ別個のメモリで構成することもできるが、たとえば1つの半導体メモリにそれぞれのスペースを割り当てることで構成することも可能である。なお、後述するように、本発明では、CPUのレジスタやキャッシュメモリを係数メモリ503として利用することができる。

【0148】

LLサブバンドメモリ502は、入力画像データ10をOLLサブバンドデータとして格納し、さらに画素抽出プロセスにより順次抽出された部分領域（ $2m \times 2$ ）を2次元ハールウェーブレット変換することにより得られるnLLサブバンド係数（ $1 \leq n \leq N$ ）を順次格納し、最終的にはNLLサブバンド係数が格納される。第4実施形態における符号化装置では、画素間引き抽出プロセスが（ $n-1$ ）LLサブバンド係数から $2m \times 2$ 画素の部分領域を順次抽出し、それに対して間引き処理を行い、その結果に対して2次元ハールウェーブレット変換を実行し、nLLサブバンド係数が得られる。部分領域（ $2m \times 2$ ）はスキャンライン方向に順次抽出される。

【0149】

係数メモリ503は、2次元ハールウェーブレット変換することにより得られる1つの階層のサブバンドnLH、nHL、nHHにおける同一空間座標（ i, j ）の係数の組 $\{LH(i, j), HL(i, j), HH(i, j)\}$ を格納する。ただし、2以上の一定数の係数組を格納することもできる。たとえば $\{LH(i, j), HL(i, j), HH(i, j)\}$ に隣接する1つ以上の係数組を抽出して係数メモリ503に格納してもよい。上述したように、係数メモリ503にCPUのキャッシュメモリを利用した場合、キャッシュメモリに余裕があれば、複数組の係数を格納できる。

【0150】

出力符号メモリ504は（nLH、nHL、nHH）サブバンド符号メモリ504.1および初期出力符号であるNLLサブバンド符号メモリ504.2を有する。（nLH、nHL、nHH）サブバンド符号メモリ504.1は、係数メモリ503に順次読み出された同一座標係数の組を係数符号化プロセスにより符号化することで得られた符号（nLH、nHL、nHH）cを格納する。NLLサブバンド符号メモリ504.2は、データ処理装置501の初期係数符号化プロセスによりNLLサブバンド係数を符号化することで得られたサブバンド符号NLLcを格納する。

【0151】

画素間引きマップメモリ505は、後述する画素間引きマップ生成プロセスにより生成され、画像の各部分における解像度レベルが格納されている。したがって、画素間引きマップメモリ505をサーチすることで、抽出された部分領域に対して画素間引き処理を行うか否かを判定することができる（詳しくは後述する）。

【0152】

また、後続フレームデータメモリ 506 は、複数フレームの画像データ 10 が連続して入力したときに、LL サブバンドメモリ 502 に格納される現在のフレームに続く入力フレームデータを格納する。

【0153】

データ処理装置 501 上の動領域検出プロセスは、現在の入力画像および後続フレームデータメモリ 506 の内容から、後続のフレームで画素値に変化が生じる領域（動領域）を検出する。画素間引きマップ生成プロセスは、検出された動領域の情報に基づき、動領域を低解像度、それ以外の領域を高解像度とする画素間引きマップを生成する。

【0154】

（符号化制御）

図 13 は、本実施形態における符号化制御を示すフローチャートである。

【0155】

まず、ビデオカメラなどの動画像入力装置から動画像データ 10 を入力するとし、符号化対象のフレームデータが 0 LL サブバンドとして LL サブバンドメモリ 402 に格納され、後続するフレームデータが後続フレームデータメモリ 506 に格納される（ステップ S61）。

【0156】

動領域検出プロセスは、LL サブバンドメモリ 402 に格納された 0 LL サブバンドデータと後続フレームデータメモリ 506 に格納された後続フレームデータとに基づいて動領域を検出する（ステップ S62）。動領域の検出方法としては、たとえば両フレーム画像の差分をとる方法がある。

【0157】

画素間引きマップ生成プロセスは、検出された動領域を低解像度に、それ以外の領域を高解像度にそれぞれ設定した画素間引きマップを生成し画素間引きマップメモリ 505 に格納する（ステップ S63）。

【0158】

続いて、画素間引き抽出プロセスは、解像度レベル（階層）を示す変数 n を 1 に設定し、さらに n LH、 n HL、 n HH の各サブバンドから抽出される係数の空間座標 (x, y) を原点に初期化する（ $i = j = 0$ ）（ステップ S64）。

【0159】

続いて、画素間引き抽出プロセスは、LL サブバンドメモリ 402 の $(n-1)$ LL サブバンドから、座標 (i, j) に対応する $2m \times 2$ 画素の部分領域を順次抽出する（ステップ S54）。たとえば、 $n=1$ 、 $m=1$ および $i=j=0$ の場合は、図 12 に示すように、0 LL サブバンド（入力画像データ 10）から左上の 2×2 部分領域（H1、H2、H3、H4）が抽出される。

【0160】

部分領域が抽出されると、画素間引き抽出プロセスは、抽出された部分領域に対応する座標の解像度レベルを画素間引きマップメモリ 505 から読み出し、その解像度レベルの値によって、抽出部分が間引き対象画素である否かを判定する（ステップ S66）。当該抽出部分が間引き対象である場合（ステップ S66 の YES）、所定の間引き演算によって画素が間引かれ（ステップ S67）、間引かれた画素値に対してウェーブレット変換が実行される（ステップ S68）。当該抽出部分が間引き対象でない場合（ステップ S66 の NO）、当該抽出部分のそのままの画素値でウェーブレット変換が実行される（ステップ S68）。なお、間引き演算は特に限定されない。抽出領域内の 1 つの画素値を代表値として用いてもよいし、抽出された全画素値の平均をとってもよい。

【0161】

たとえば、抽出された 2×2 画素が間引き対象画素である場合、それら画素値の平均値を持った 2×2 画素として、ウェーブレット演算プロセスに供給される。間引き対象画素ではない場合は、 2×2 画素のそれぞれの画素値がそのままウェーブレット演算プロセスに供給される。

【0162】

ウェーブレット変換プロセスは、抽出された $2m \times 2$ 画素の部分領域に対して2次元ハールウェーブレット変換を実行し(ステップS68)、その結果得られたLH係数 $nA(i, j)$ 、HL係数 $nB(i, j)$ およびHH係数 $nC(i, j)$ を係数メモリ503にそれぞれ格納し、LL係数 $nL(i, j)$ を nLL サブバンドとしてLLサブバンドメモリ502に格納する(ステップS69)。

【0163】

続いて、ウェーブレット変換プロセスは係数符号化プロセスを呼び出し、係数メモリ503から係数組 $nA(i, j)$ 、 $nB(i, j)$ 、 $nC(i, j)$ を読み出して可変長符号化を行い、出力符号メモリ504のサブバンド符号メモリ504.1に格納する(ステップS70)。係数メモリ503に読み出された1あるいは2以上の一定数の係数組に関する符号化が終了すると、画素間引き抽出プロセスは、当該階層 n の全ての座標に関して符号化が終了したか否かを判定する(ステップS71)。

【0164】

当該階層 n における全ての符号化が終了していなければ(ステップS71のNO)、抽出座標 (i, j) をスキャンライン方向に所定数だけシフトさせ(ステップS72)、当該階層 n における全ての符号化が終了するまで上記ステップS65～S72を繰り返す。

【0165】

階層 n における全ての符号化が終了すると(ステップS71のYES)、現在の階層 n が最低解像度レベルの階層 N であるか否かを判定し(ステップS73)、 n が N に到達していなければ(ステップS73のNO)、 n を1だけインクリメントし、空間座標 (x, y) を原点に初期化する($i = j = 0$) (ステップS74)。こうして階層 n を1ずつ増加させながら上記ステップS65～S74を繰り返す。

【0166】

最低解像度レベル N のサブバンドの符号化が完了すると(ステップS73のYES)、初期係数符号化プロセスが立ち上がり、LLサブバンドメモリ402に格納されている nLL サブバンド係数を符号化し、出力符号メモリ504の nLL サブバンド符号メモリ504.2に格納する(ステップS75)。

【0167】

以下、ステップS75～S79は、図7におけるステップS51～S55と同じであるから説明は省略する。

【0168】

なお、本実施形態で使用する後続フレーム情報は、後続フレームの画像データであってもよいし、更新領域の座標情報であってもよい。後続フレーム情報として画像データを使用する場合は、現フレーム画像と後続フレーム画像の差分を取って動領域を検出することができる。また、更新領域の座標情報を使用する場合には、その更新領域をそのまま動領域として使用することができる。

【0169】

また、後続フレーム情報としては、単一フレームだけでなく、複数のフレームを用いるようにしてもよい。複数フレームを用いる場合、長時間に亘って画素が変化する領域ほど解像度を低くするよう、画素間引きマップを生成することで、更に符号量を低減することができる。

【0170】

また、上述した第4実施形態における動領域検出および間引き関連処理であるステップS61～S63およびS66～S67は、図3に示す第1実施形態の符号化制御フローに適用することもできる。

【0171】

4. 2) 復号装置

本実施形態の符号化方式によって出力された符号は、図4および図5で示す第1実施形態の復号方式によって復号可能であるから、詳細な説明は省略する。

【0172】

4. 3) 効果

第4実施形態の符号化装置および符号化制御によれば、第1実施形態と同様に符号化処理の高速化および必要メモリの低減が可能となる他に、連続するフレームが符号化される際、後続のフレーム画像で上書きされる領域を動領域として検出することで、動領域を低解像度、それ以外の領域を高解像度に設定した画素間引きマップを生成することができ、これによって動領域の符号量を低減し、フレームレートを向上させることができる。符号量低減のトレードオフとして、動領域の解像度は落ちることになるが、動領域は後続フレームで上書きされる領域であるため、一時的に低解像度で表示しても閲覧者は視覚的な品質低下を認知しにくい。

【実施例4】

【0173】

図14は本発明の第4実施形態における動領域検出と間引き動作を説明するためのコンソール画面を模式的に示した図である。本実施例は、画像入力装置としてビデオカメラを、データ処理装置501としてワークステーションのCPUを、データ記憶装置502～506として半導体記憶装置（ワークステーションに含まれる）を、符号出力装置としてネットワークに接続された通信制御装置を備えている。上述したように、ワークステーションのCPUは、動領域検出、画素間引きマップ生成、画素間引き抽出、ウェーブレット変換、係数符号化、初期係数符号化、および符号出力の各機能を実現することができる。

【0174】

また、画像の動領域検出および間引き処理を模式的に示すための表示手段としてワークステーションのコンソール画面が想定され、図14には、フレーム画面の更新領域が順次供給され、符号化されて伝送される様子が模式的に示されている。

【0175】

図14（A）において、Z300はフレームfにおけるコンソール画面の状態を示しており、Z3000はフレームfにおける更新領域を示す。図14（B）において、Z301はフレーム(f+1)におけるコンソール画面の状態を示しており、Z3010はフレーム(f+1)における更新領域を示す。同様に、図14（C）において、Z302はフレーム(f+2)におけるコンソール画面、Z3020はその更新領域をそれぞれ示している。

【0176】

上述したように、ワークステーションは、フレームfの時点で、後続フレーム(f+1)の更新領域の座標を先行して取得している。すなわち、図14（A）では、Z3001がフレームfの画面上での後続フレーム(f+1)の更新領域の位置を示しており、同様に、図14（B）では、Z3011がフレーム(f+1)の画面上での後続フレーム(f+2)の更新領域の座標を示している。また、フレーム(f+2)の後続フレームでは、画面が更新されていないものとする。

【0177】

フレームfにおける動作は以下の通りである。まず、ワークステーションは、入力画像Z300と後続フレーム情報Z3001とを取得する。動領域検出プロセスによって、Z3000とZ3001との重複領域が動領域として検出され、画素間引きマップ生成プロセスによって動領域を解像度レベル2、その他の領域を解像度レベル1とする画素間引きマップZ310が生成される（図14（D））。

【0178】

画素間引き抽出プロセスは、入力画像Z3000および画素間引きマップZ310を元に、2×2画素ごとに画素を抽出し、ウェーブレット演算プロセスへ供給し、ウェーブレット変換および符号化を行う。解像度レベル2の動領域については、画素が間引かれて符号化される。こうして得られた符号を復号し、更新領域内への描画を行うことによって、動領域の解像度だけが低くなった表示画像Z320が得られる（図14（G））。以上がフレームfにおける動作である。

【0179】

フレーム(f+1)においても同様に、入力画像Z3010と後続フレーム情報Z3011の重複領域

が動領域として検出され、画素間引きマップZ311が生成される(図14(E))。この結果、動領域の解像度だけが粗くなった表示画像Z321が得られる(図14(H))。

【0180】

フレーム(f+2)では、後続フレームで更新領域が存在しないため、動領域が検出されない。このため、画素の間引きは行われない(図14(F))。この結果、画面の全領域で高精細な復号画像Z322が得られる(図14(I))。

【0181】

5. 第5実施形態

上述した第1～第4実施形態では、符号化装置で符号化された画像データを復号装置で復号する場合を説明したが、符号化装置と復号装置が1つの通信端末に内蔵され、別の通信端末との間で双方向画像通信を行うことも可能である。以下、カメラおよびディスプレイが接続された通信端末(たとえばカメラ付き携帯電話機など)を例にとって説明する。

【0182】

図15は本発明の第5実施形態による符号化および復号装置を内蔵した双方向通信端末のブロック図である。端末には、プログラム制御プロセッサとしてのCPU601が設けられ、内部バスによりキャッシュメモリ602およびメインメモリ603に接続されている。内部バスはさらにポートを介して外部バス604に接続され、外部バス604には必要なプログラムを格納したメモリ605、データメモリ606、カメラ608を接続するインタフェース607、ディスプレイ610を接続するインタフェース609、および通信制御部612を接続するインタフェース611などがそれぞれ接続されている。通信制御部612はネットワーク613に接続される。携帯電話機であれば、通信制御部612は無線通信部およびチャネル制御部を含み、ネットワーク613は移動通信ネットワークである。

【0183】

プログラムメモリ605には、符号化プログラム、復号プログラム、通信端末の全体的動作を制御するメインプログラムなどが格納されている。符号化プログラムは第1～第4実施形態で説明した図3、図7、図10および図13のいずれかに示すフローチャートで表現されるものであり、復号プログラムは図5に示すフローチャートで表現されるものである。符号化プログラムおよび復号プログラムの上述した各プロセスはメインプログラムによるプロセスの管理下で実行される。

【0184】

データメモリ606はサブバンドメモリ606.1および入出力符号化データメモリ606.2を含む。サブバンドメモリ606.1は、たとえば図1のサブバンドメモリ102や図6のLLサブバンドメモリ302である。入出力符号化データメモリ606.2は、たとえば図1や図6の出力符号メモリ104/304などの出力符号メモリと図4の0LLサブバンドメモリなどの入力符号メモリとを含む。

【0185】

また、カメラ608は符号化装置における画像入力装置に対応し、ディスプレイ610は復号装置における画像出力装置204に対応する。カメラで撮像された画像データは上述したようにウェーブレット変換および符号化され、その符号列がネットワークを介して相手方端末へ送信される。逆に、相手側から受信した画像データの符号列は上述したように復号されウェーブレット逆変換されてディスプレイ610上に表示される。詳細な動作は既に説明したとおりであり、いずれもキャッシュメモリ602を係数メモリとして利用することができる。

【0186】

6. 第6実施形態

本発明による符号化装置および復号装置は、上述したようにCPU上で各制御プログラムを実行することにより実現できるが、ハードウェアにより実現することも可能である。ここでは上述した第1実施形態の各プロセスをハードウェア化した構成を例示するが、他の実施形態でも同様に構成される。

【0187】

図16は本発明の第6実施形態による符号化装置の一例を示すブロック図である。カメラ等の画像入力装置701により入力した画像データは画像メモリ702に格納され、上述したようにウェーブレット変換部703により順次ウェーブレット変換される。こうして得られたサブバンド係数LL、LH、HL、HHがサブバンドメモリ704に格納され、その初期係数NLLが初期係数符号化部705により符号化されて出力符号メモリ709に格納される。さらに、同一座標係数抽出部706は、サブバンドメモリ704から他のサブバンド係数LH、HL、HHの同一座標の係数組を抽出し、1あるいは2以上の一定数の係数組を高速レジスタ707に格納する。レジスタ707に格納された係数組が係数符号化部708により符号化され、出力符号メモリ709に格納される。こうして出力符号メモリ709に格納されたNLL符号および同一座標係数組の符号が符号出力部710により順次読み出され出力される。

【0188】

図17は本発明の第6実施形態による復号装置の一例を示すブロック図である。ここでは上述した第1実施形態のハードウェア構成を例示する。上記符号化装置により送出された符号列は符号入力装置801により入力され、入力符号メモリ802に格納される。まず、初期係数復号部803により初期係数NLLが復号されサブバンドメモリ804に格納される。続いて、係数復号部805は入力符号から1あるいは2以上の一定数のサブバンド係数組nLH、nHL、nHHを順次復号し、レジスタ806へ格納する。ウェーブレット逆変換部807はレジスタ806から係数組を読み出してウェーブレット逆変換を行い、その結果をサブバンドメモリ804に格納する。出力画像の解像度レベルに到達すると、それ以降画像出力部808は画像データを出力する。

【0189】

以上説明したように、本発明による符号化／復号制御によって、汎用のCPUを用いて高速符号化／復号処理を達成でき、かつ、中間メモリを低減することができる。

【0190】

なお、以上説明した本発明の第1～第6実施形態では、特に処理対象を画像データとしたが、本発明は画像データ以外の2次元データにも適用可能であることは言うまでもない。

【0191】

また、以上説明したような本発明を実現するための処理プログラムは磁気ディスクやCD-ROMなどの記録媒体に記憶しておくこともできる。その処理プログラムとそれを格納した記録媒体とはいずれも本発明の範囲に含まれるものである。

【産業上の利用可能性】

【0192】

本発明による符号化／復号装置は、高精細画像を、表示デバイスの解像度や、閲覧者の操作・要求に応じて漸次的に配信するといった用途に適用できる。

【図面の簡単な説明】

【0193】

【図1】本発明の第1実施形態による符号化装置の概略的構成を示すブロック図である。

【図2】(A)はサブバンドメモリ102における各サブバンドnLL、nLH、nHL、nHHの係数配列の一例を示す模式図であり、(B)は出力符号メモリ104における符号配列の一例を示す模式図である。

【図3】本実施形態における符号化制御を示すフローチャートである。

【図4】本発明の第1実施形態による復号装置の概略的構成を示すブロック図である。

【図5】本発明の第1実施形態による復号装置の復号制御を示すフローチャートである。

【図6】本発明の第2実施形態による符号化装置の概略的構成を示すブロック図であ

る。

【図 7】本実施形態における符号化制御を示すフローチャートである。

【図 8】本発明の第 1 および第 2 実施形態による符号化および復号動作を模式的に示した図である。

【図 9】本発明の第 3 実施形態による符号化装置の概略的構成を示すブロック図である。

【図 1 0】本実施形態における符号化制御を示すフローチャートである。

【図 1 1】本発明の第 3 実施形態による符号化および復号動作を模式的に示した図である。

【図 1 2】本発明の第 4 実施形態による符号化装置の概略的構成を示すブロック図である。

【図 1 3】本実施形態における符号化制御を示すフローチャートである。

【図 1 4】本発明の第 4 実施形態における動領域検出と間引き動作を説明するためのコンソール画面を模式的に示した図である。

【図 1 5】本発明の第 5 実施形態による符号化および復号装置を内蔵した双方向通信端末のブロック図である。

【図 1 6】本発明の第 6 実施形態による符号化装置の概略的構成を示すブロック図である。

【図 1 7】本発明の第 6 実施形態による復号装置の概略的構成を示すブロック図である。

【符号の説明】

【0 1 9 4】

1 0 入力画像データ

1 0 1、3 0 1、4 0 1、5 0 1 データ処理装置

1 0 2、3 0 2、4 0 2、5 0 2 サブバンドメモリ

1 0 3、3 0 3、4 0 3、5 0 3 係数メモリ

1 0 4、3 0 4、4 0 4、5 0 4 出力符号メモリ

1 0 5、3 0 5、4 0 6、5 0 7 符号出力装置

2 0 入力符号

2 0 1 データ処理装置

2 0 2 サブバンドメモリ

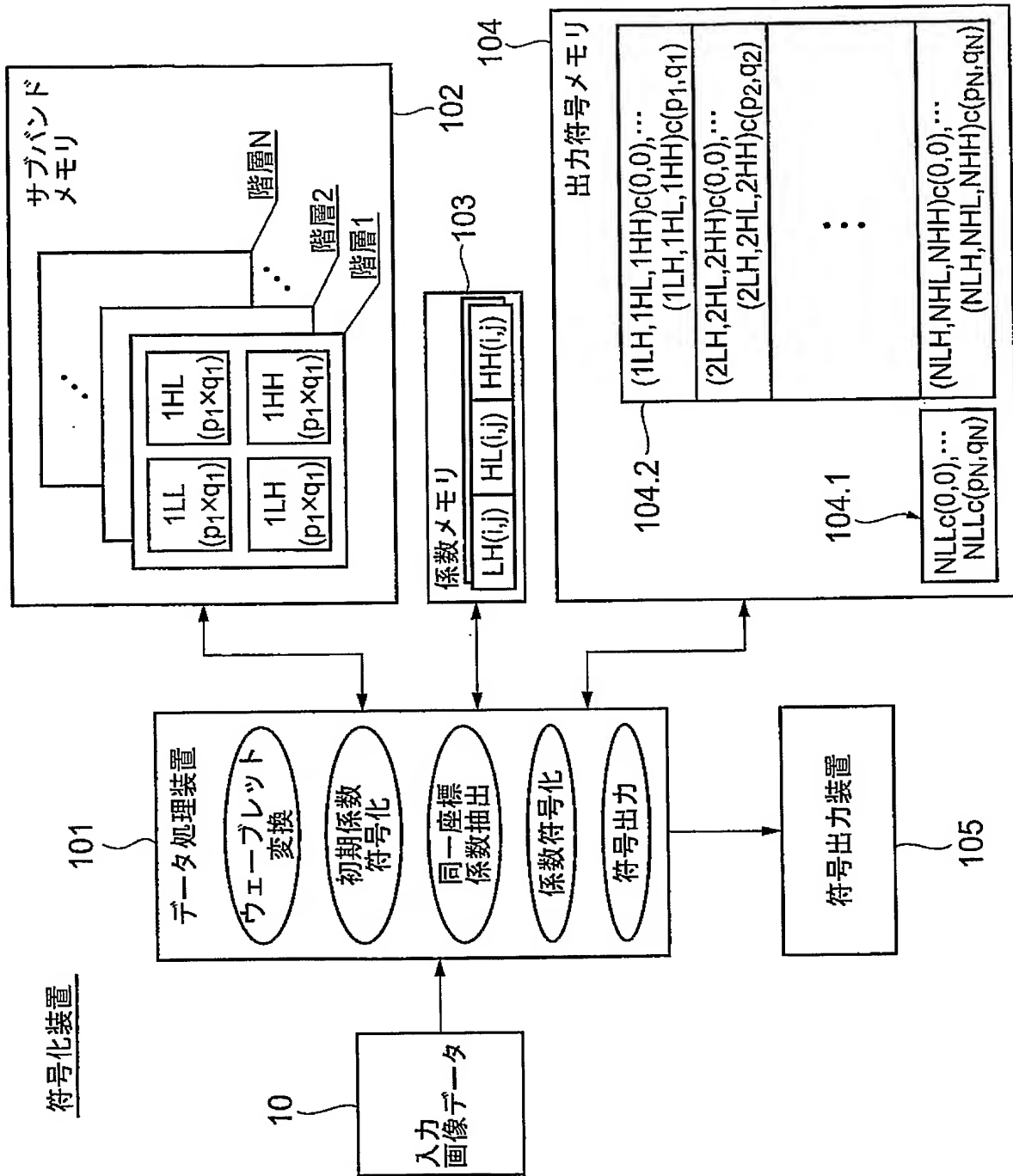
2 0 3 係数メモリ

2 0 4 画像出力装置

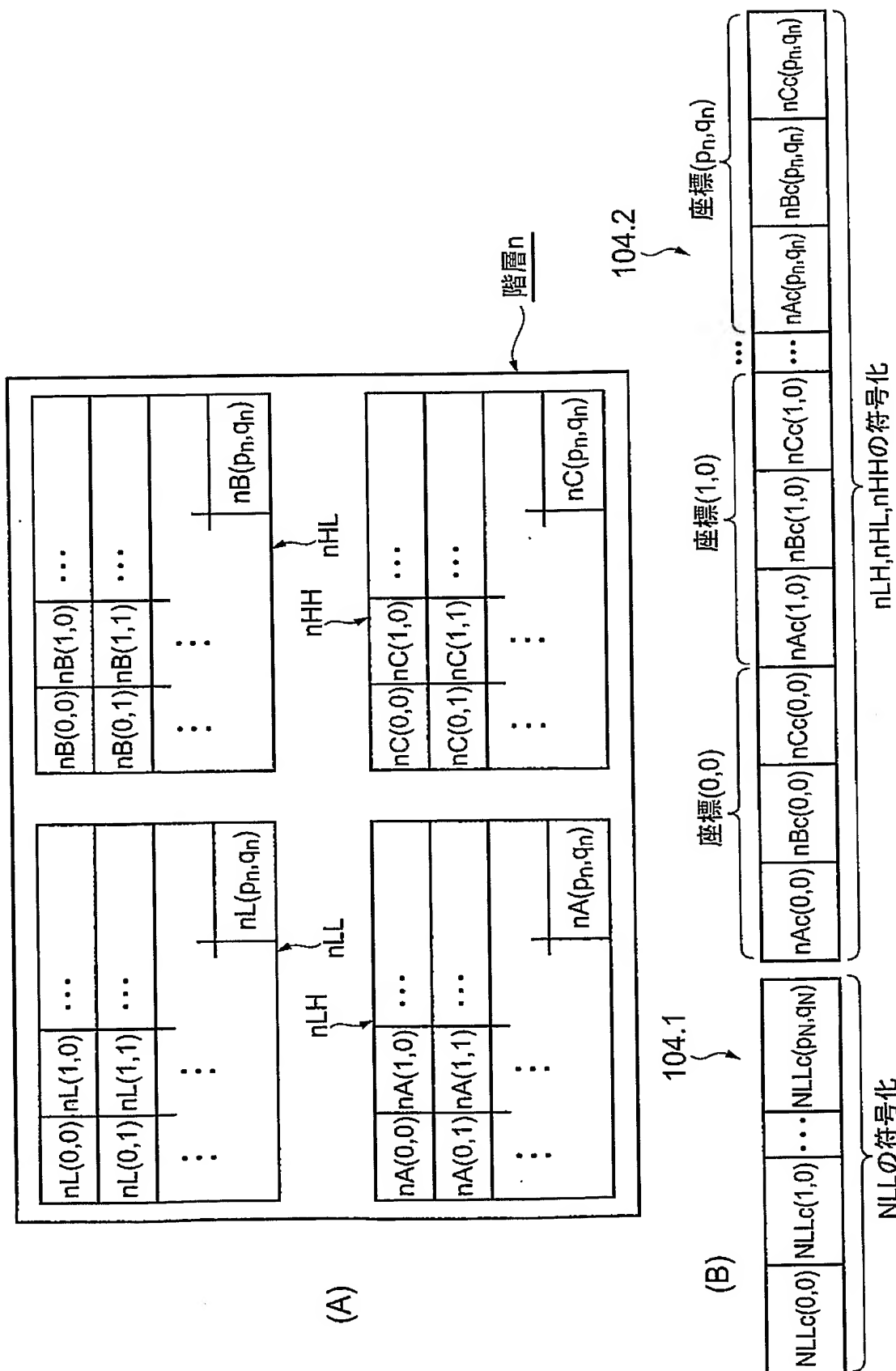
4 0 5、5 0 5 画素間引きマップメモリ

5 0 6 後続フレームデータメモリ

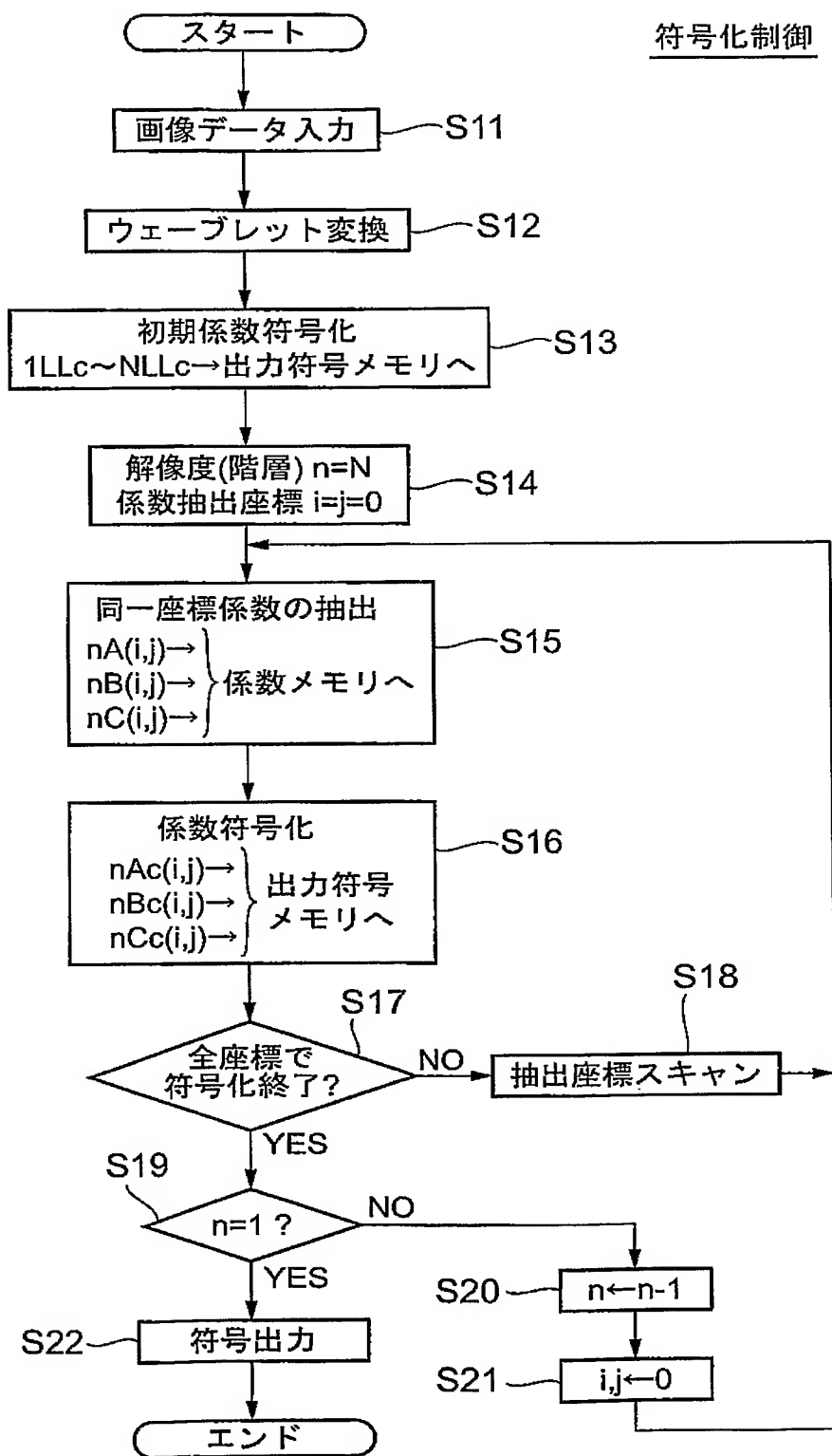
【書類名】 図面
【図 1】



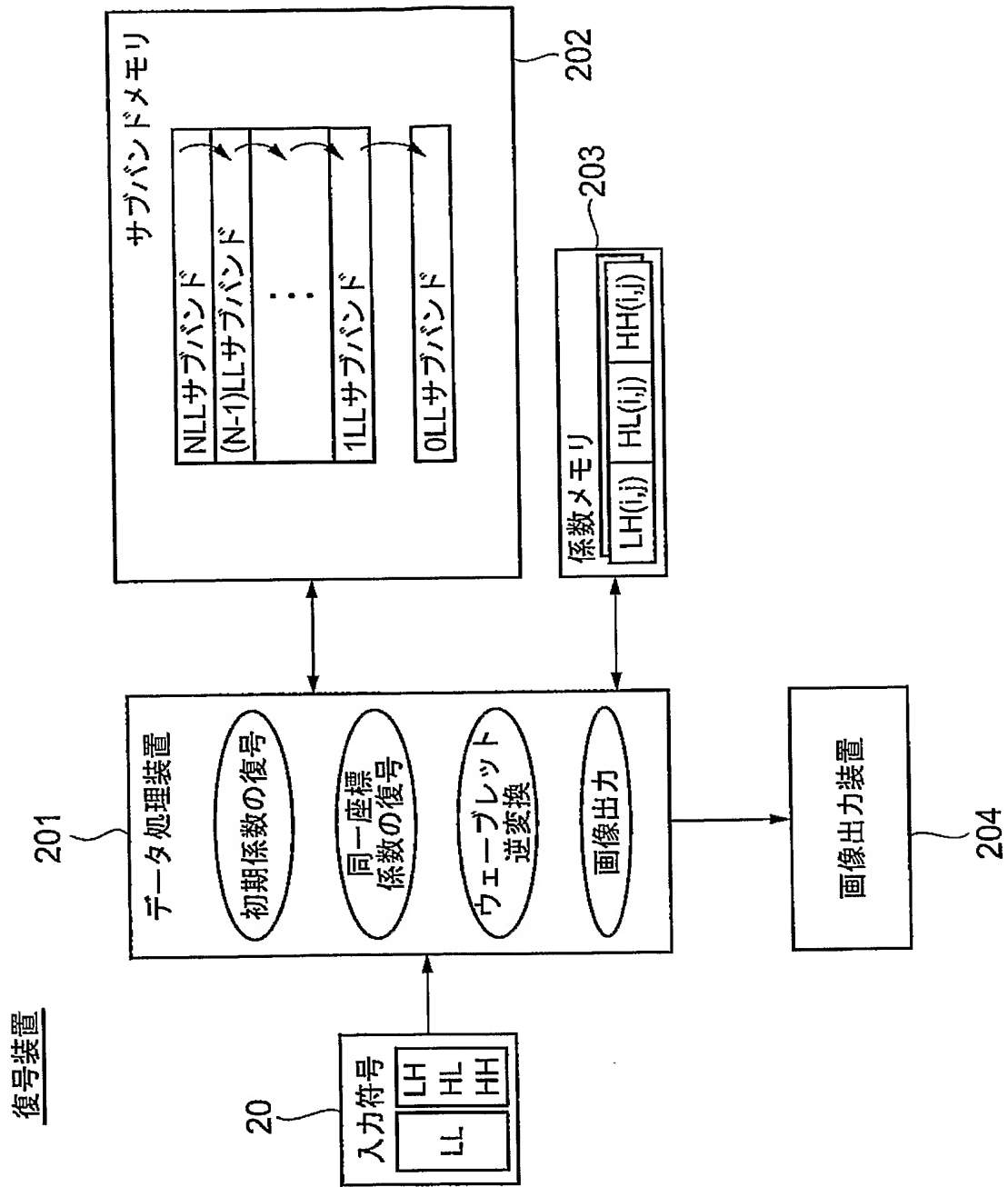
【図 2】



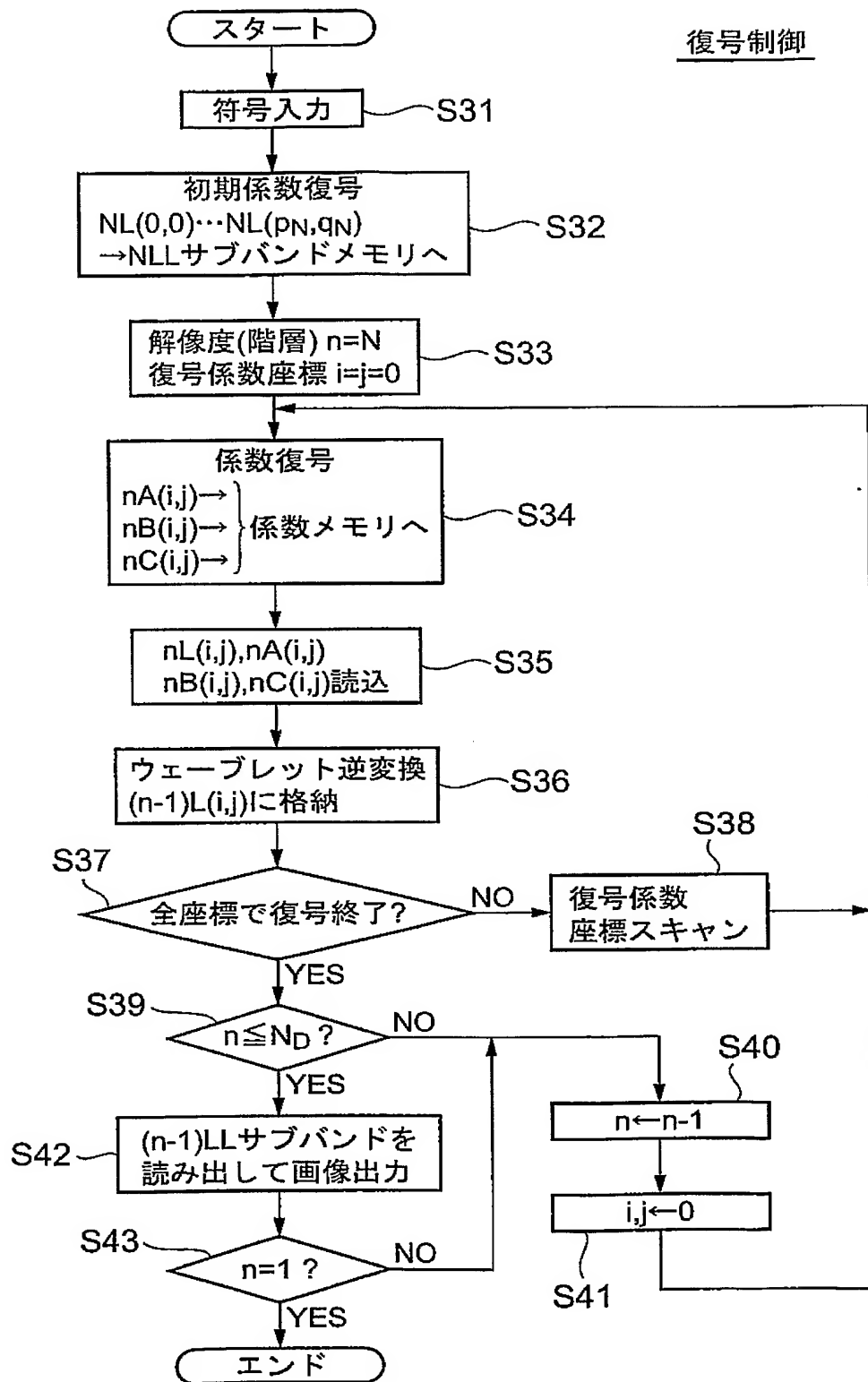
【図 3】



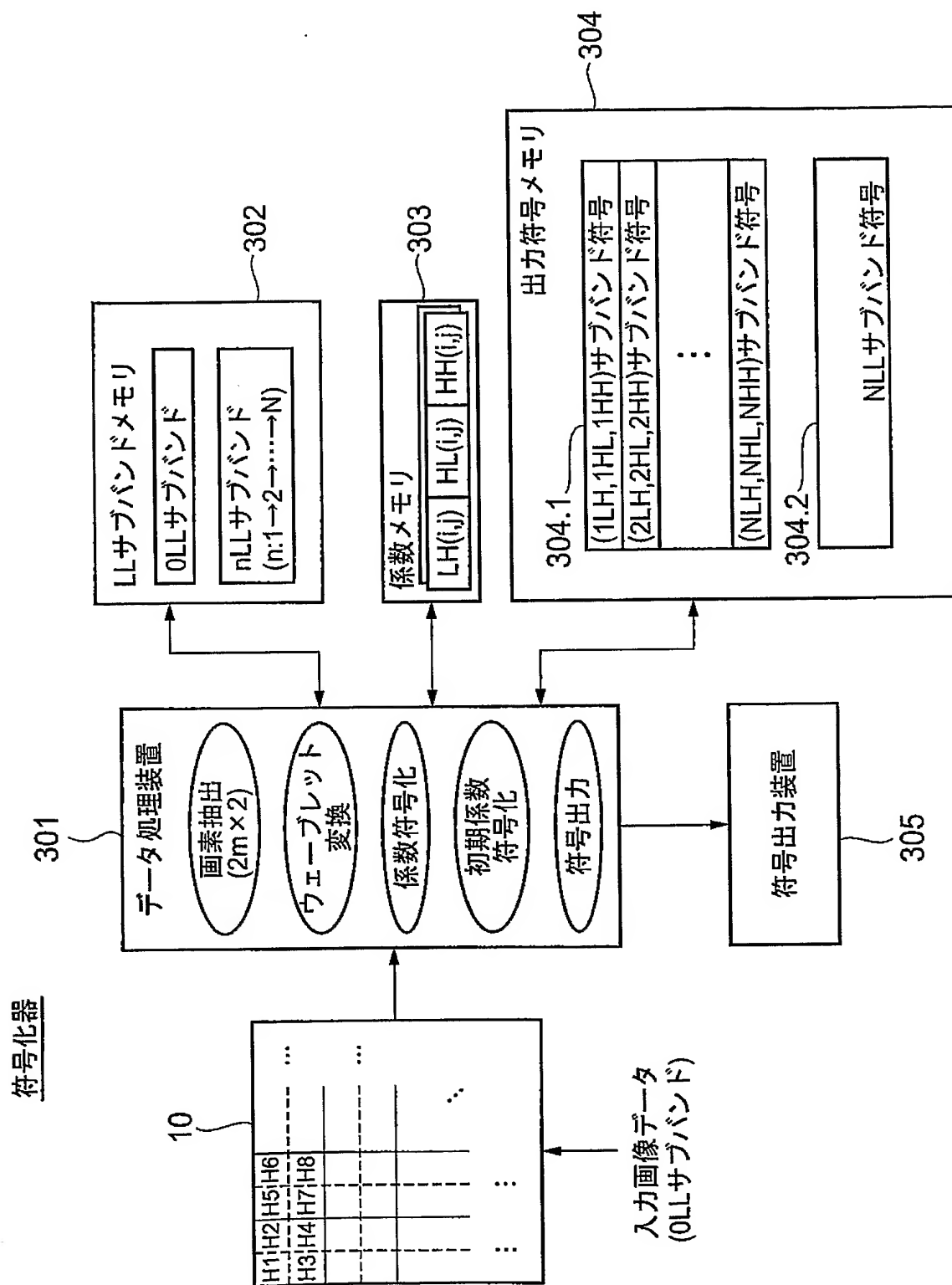
【図 4】



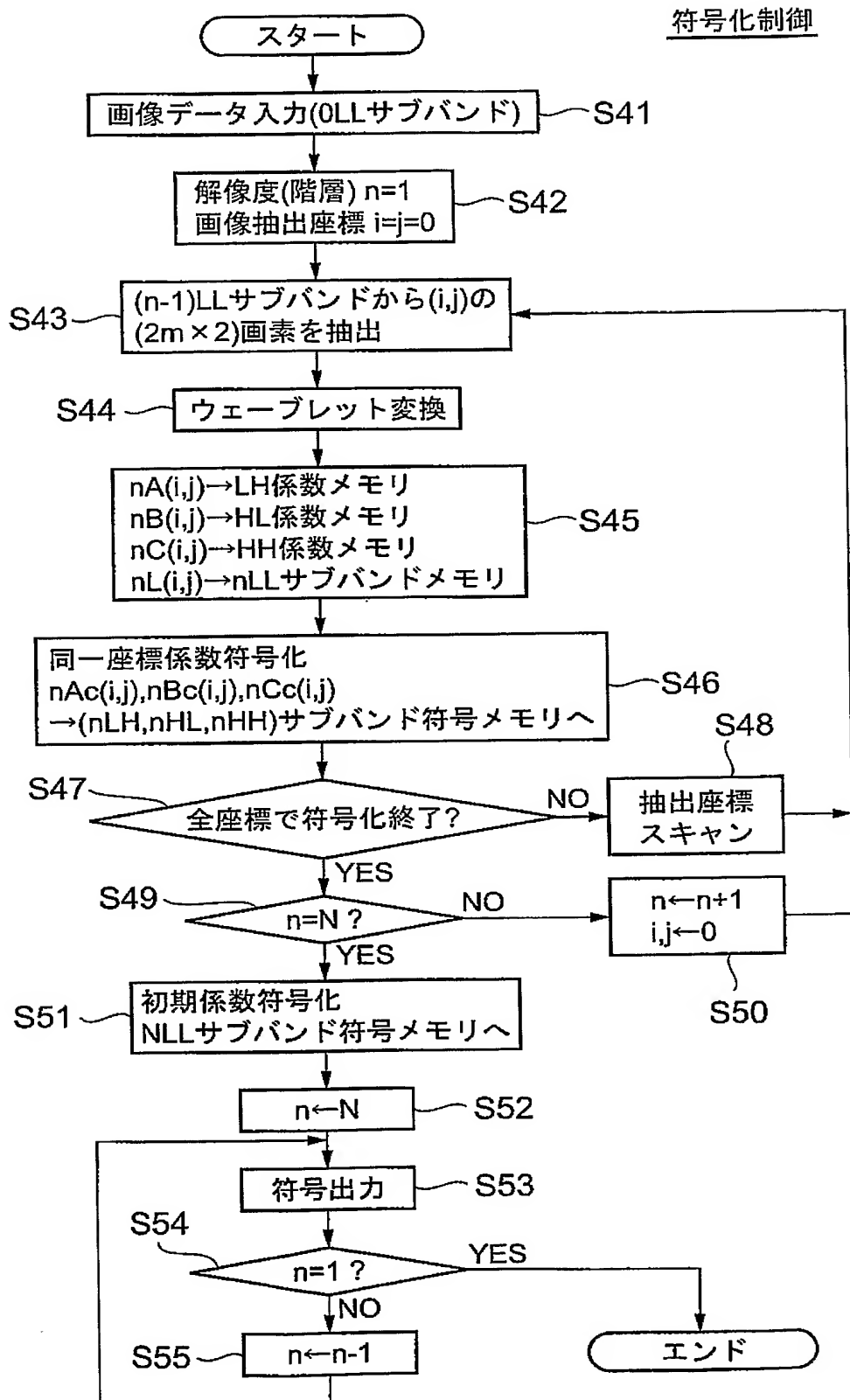
【図 5】



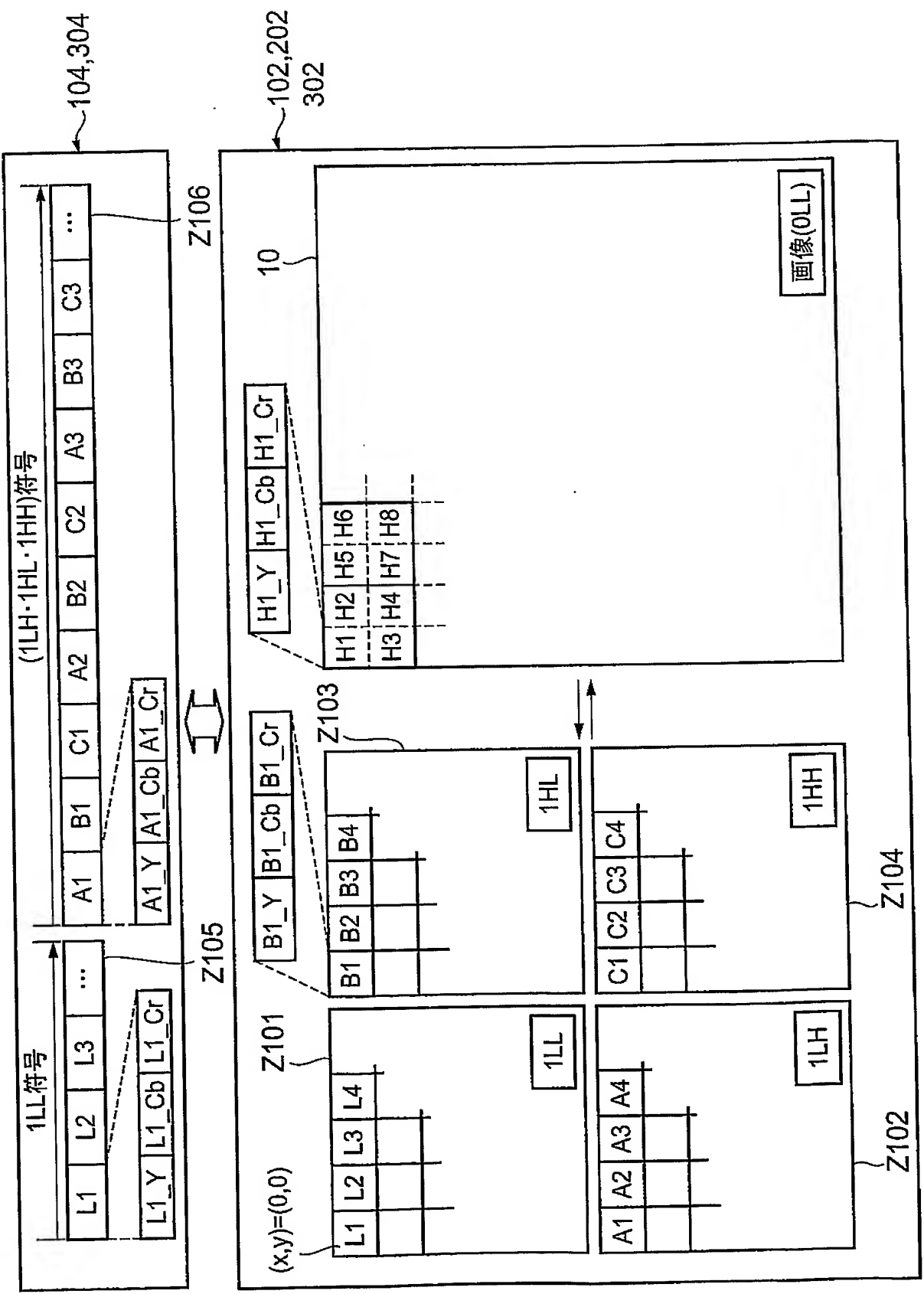
【図 6】



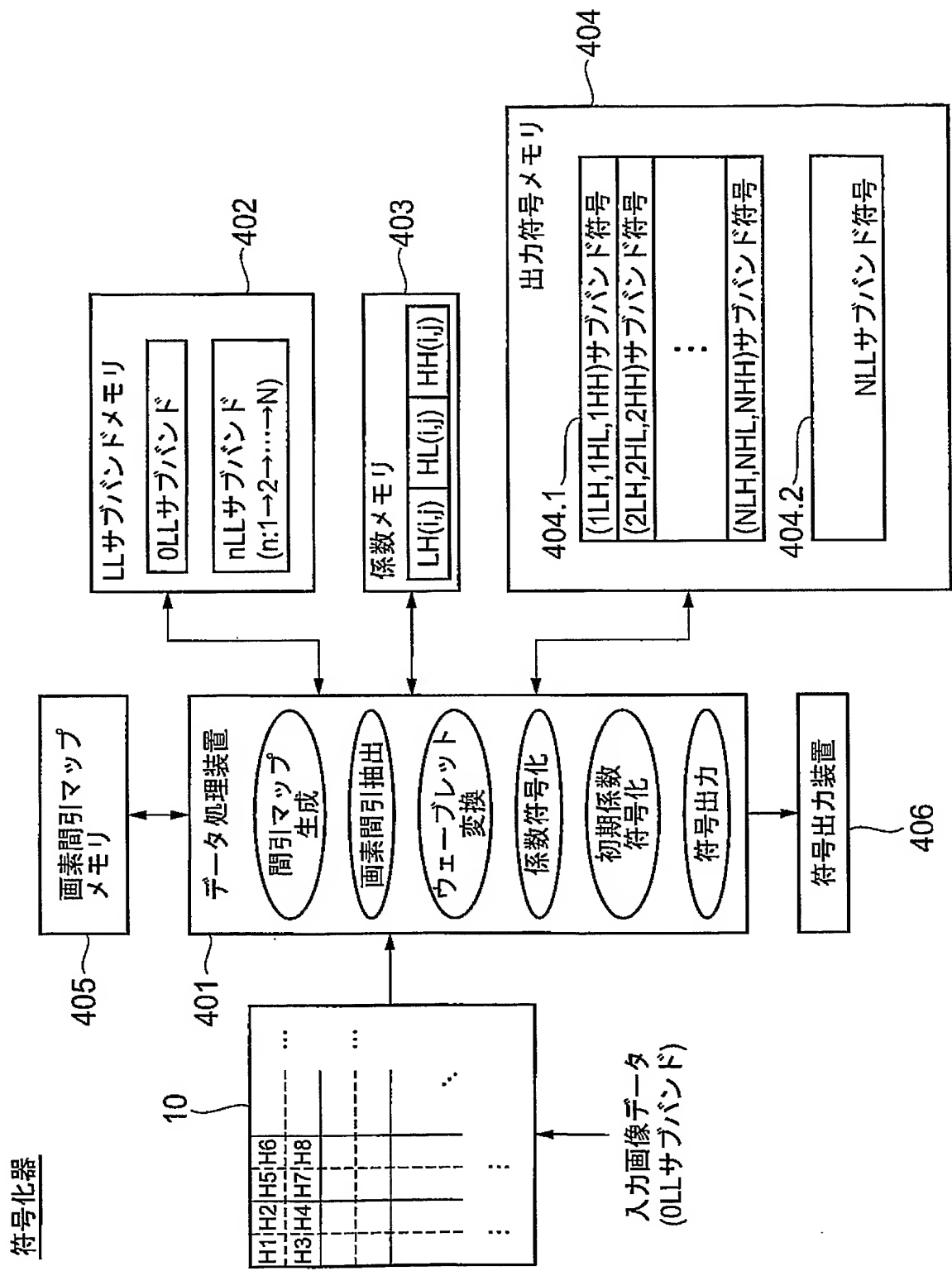
【図 7】



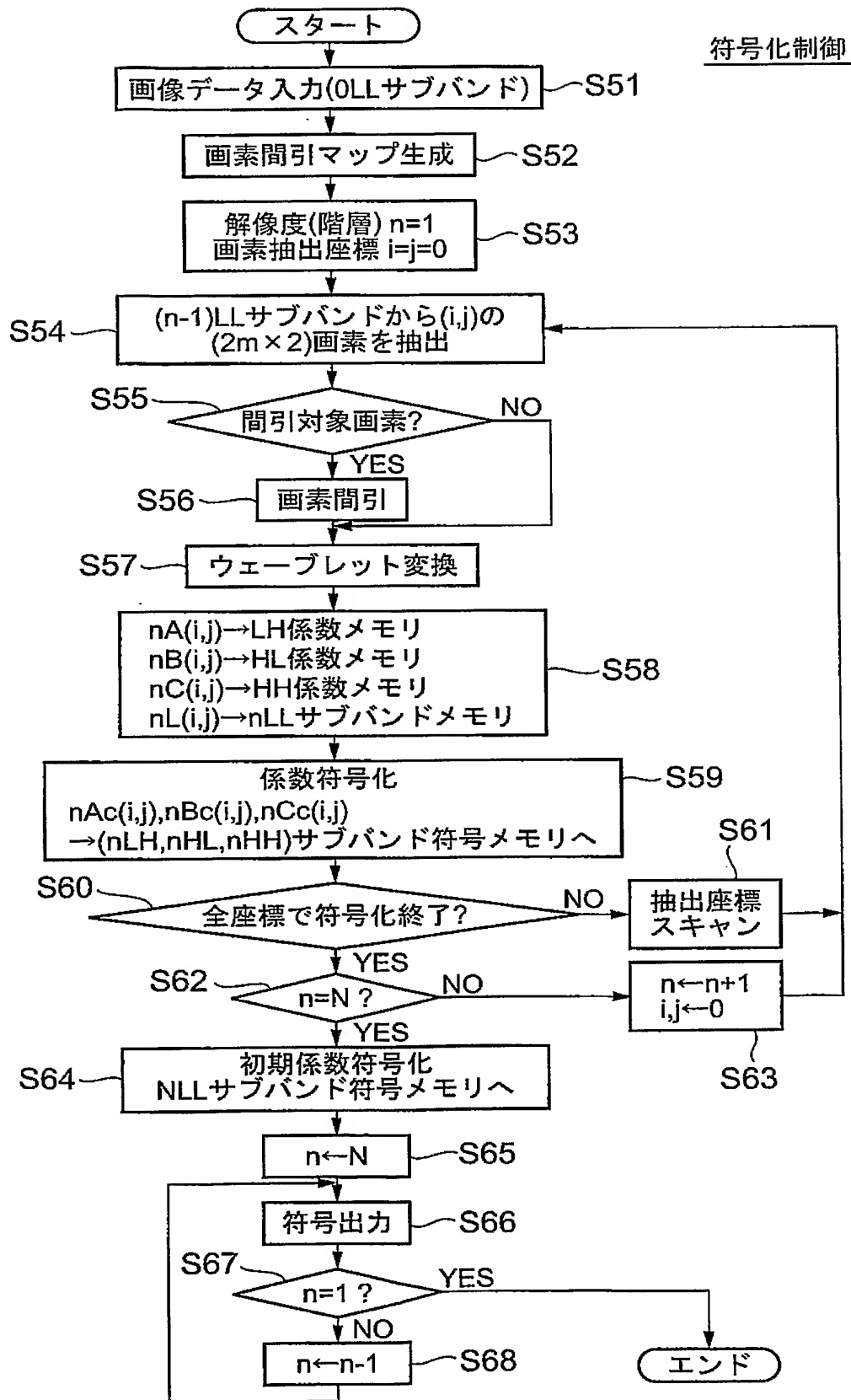
【図 8】



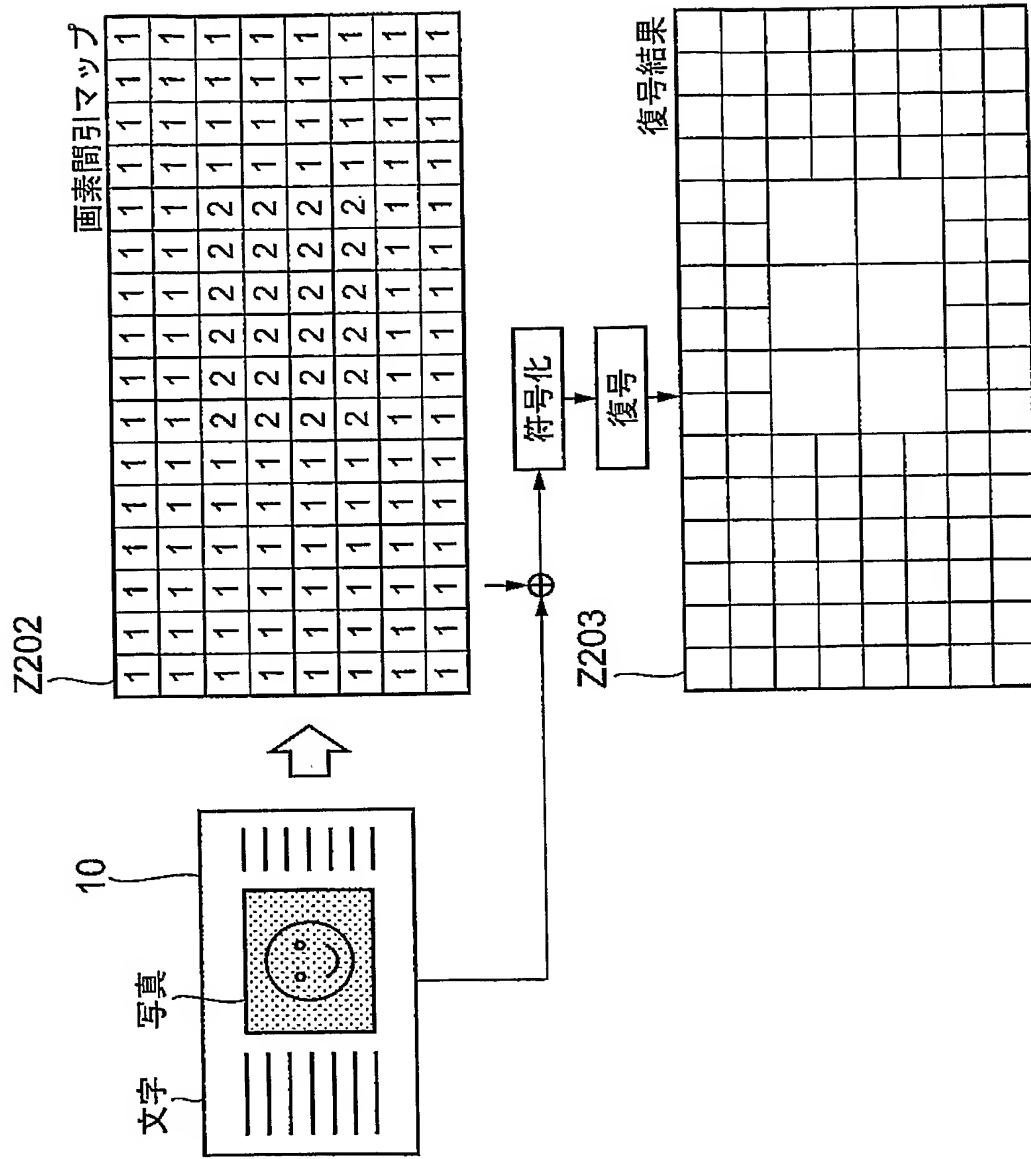
【図 9】



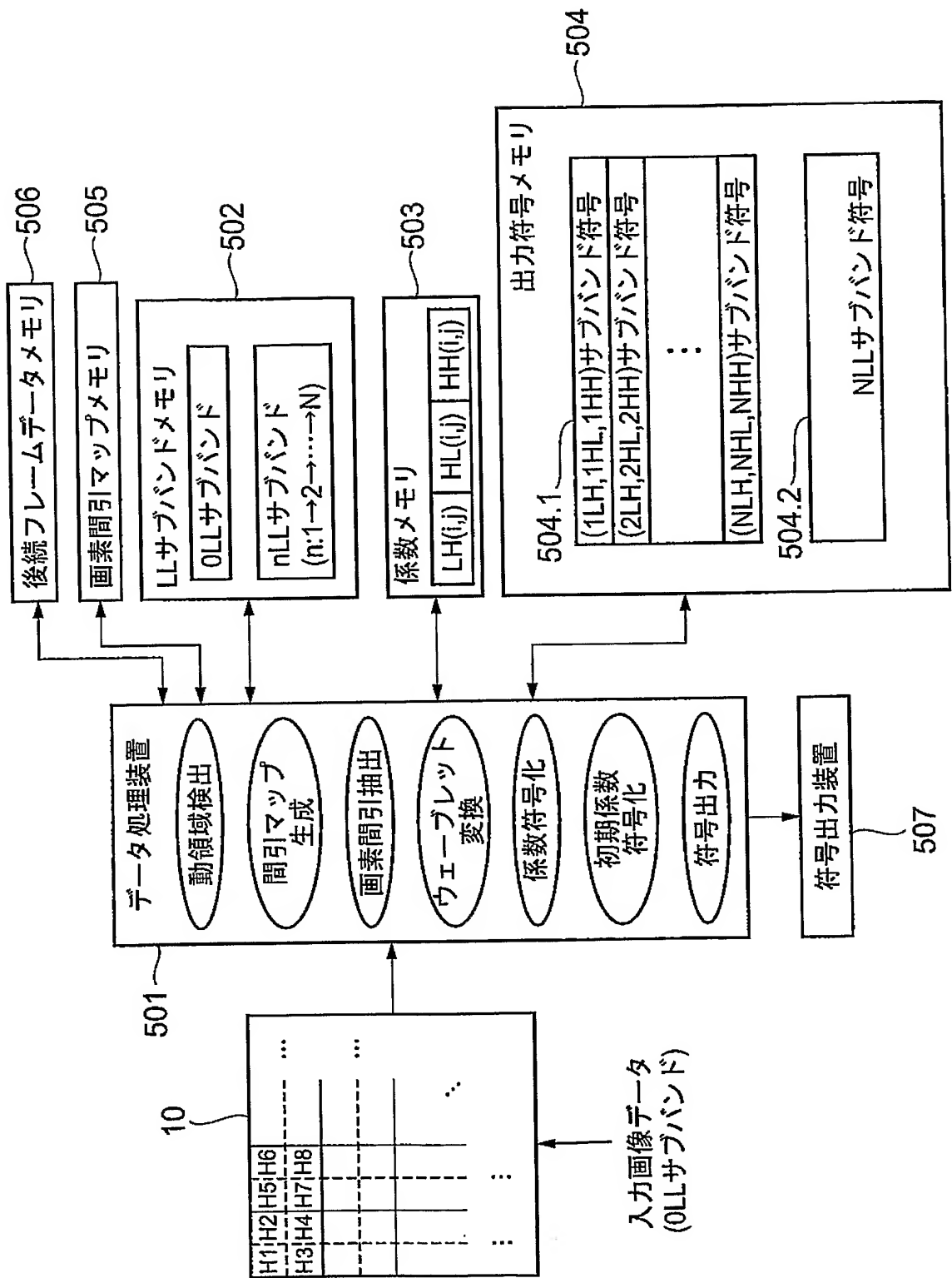
【図10】



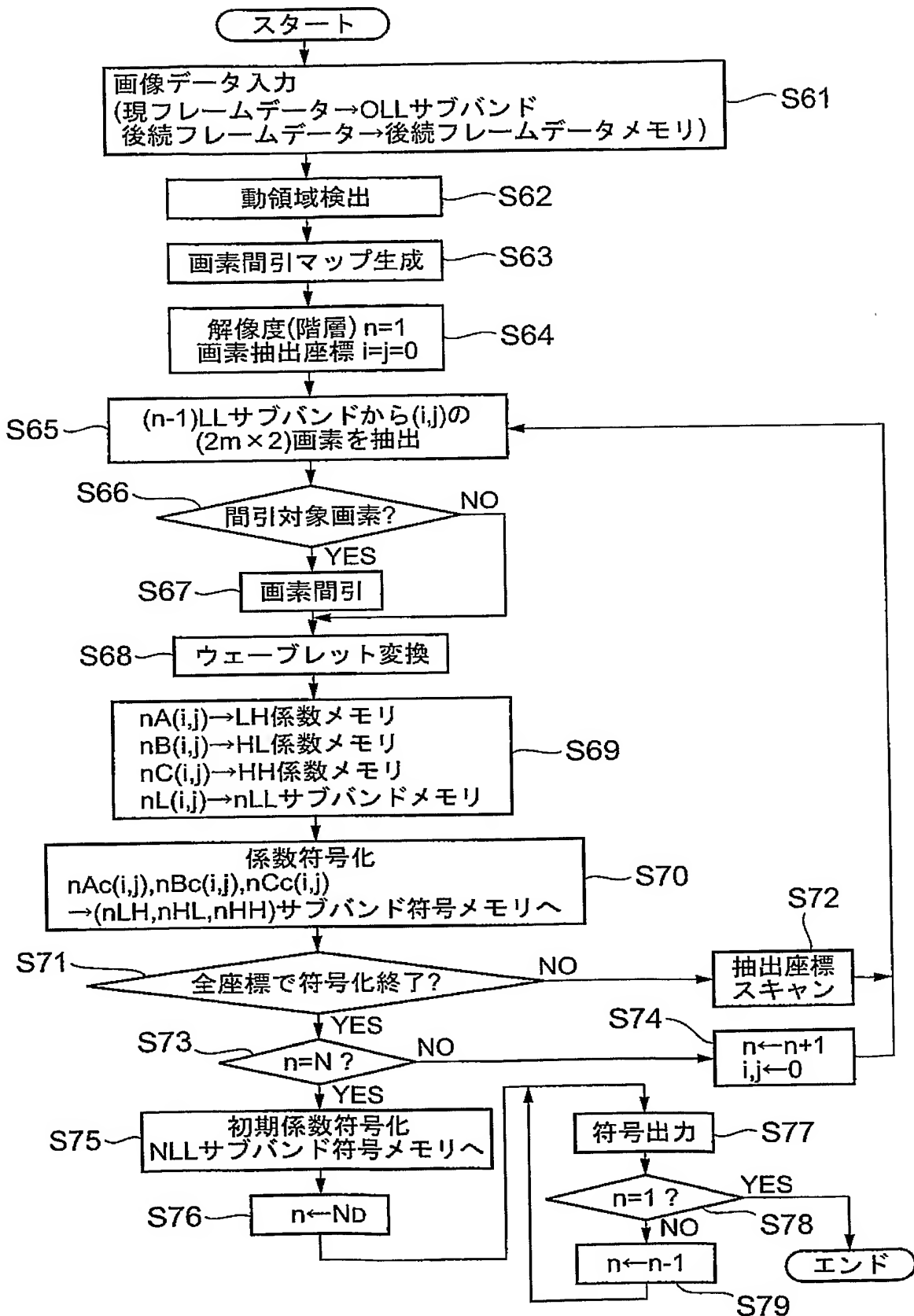
【図 11】



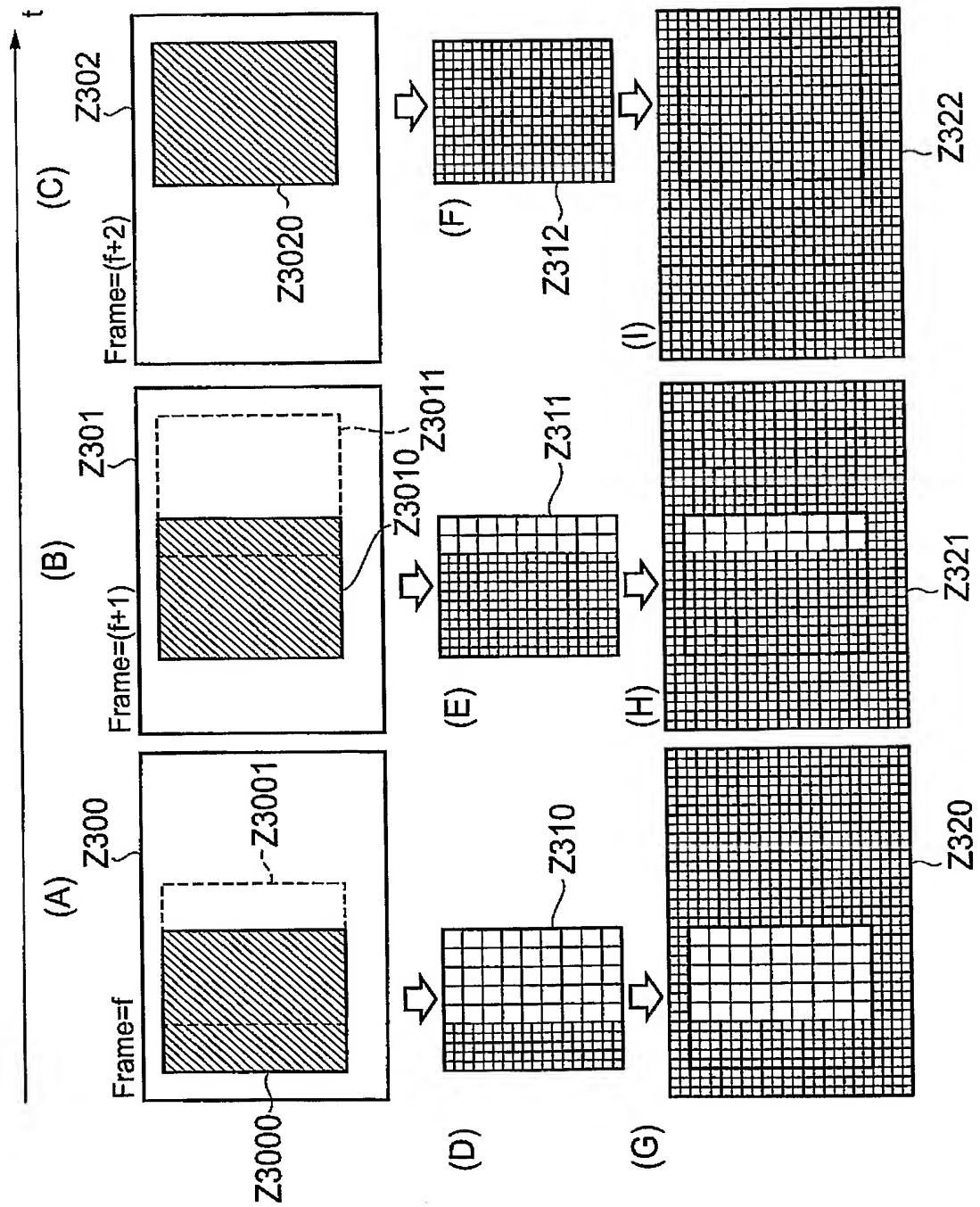
【図 12】



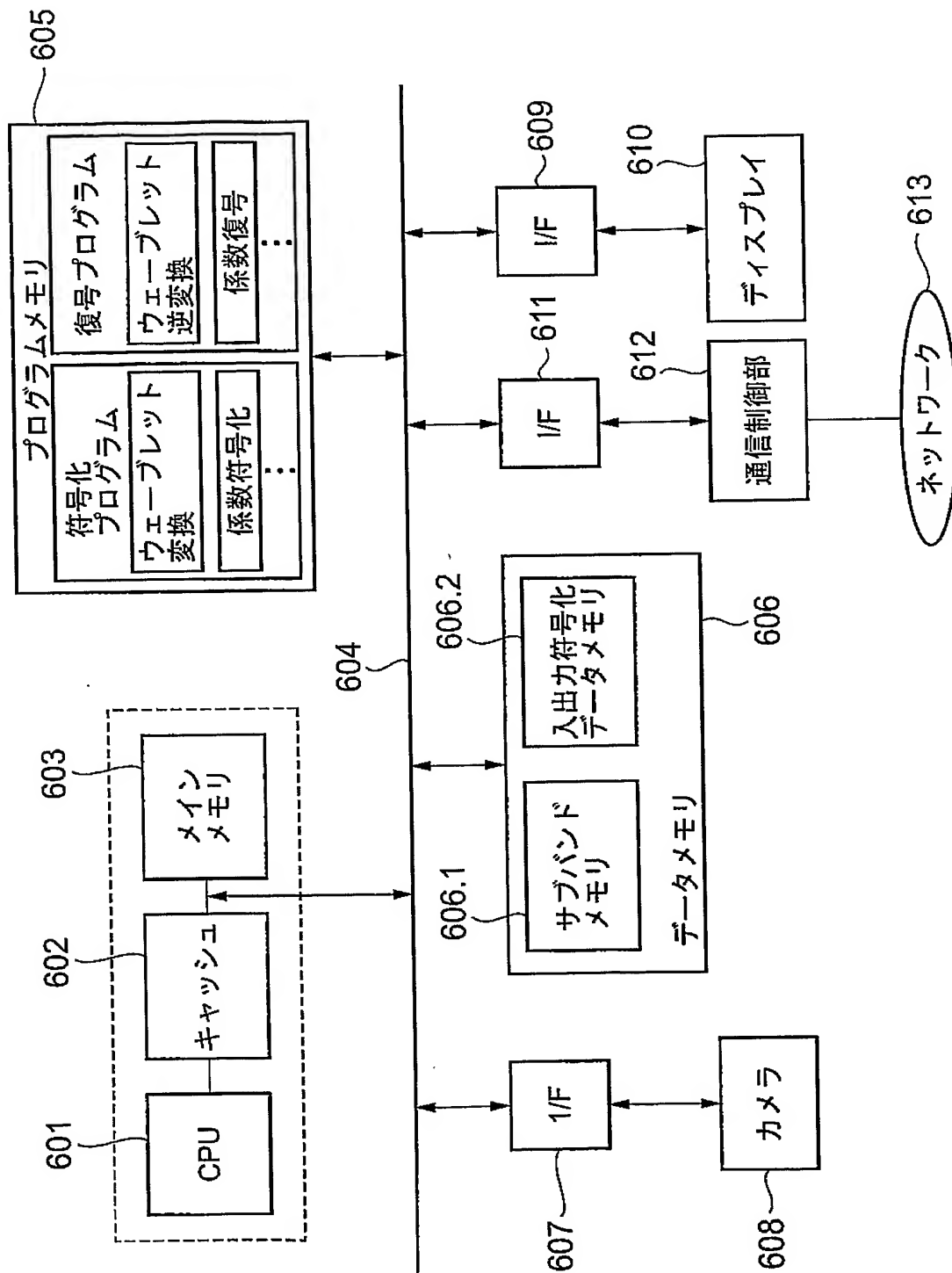
【図13】



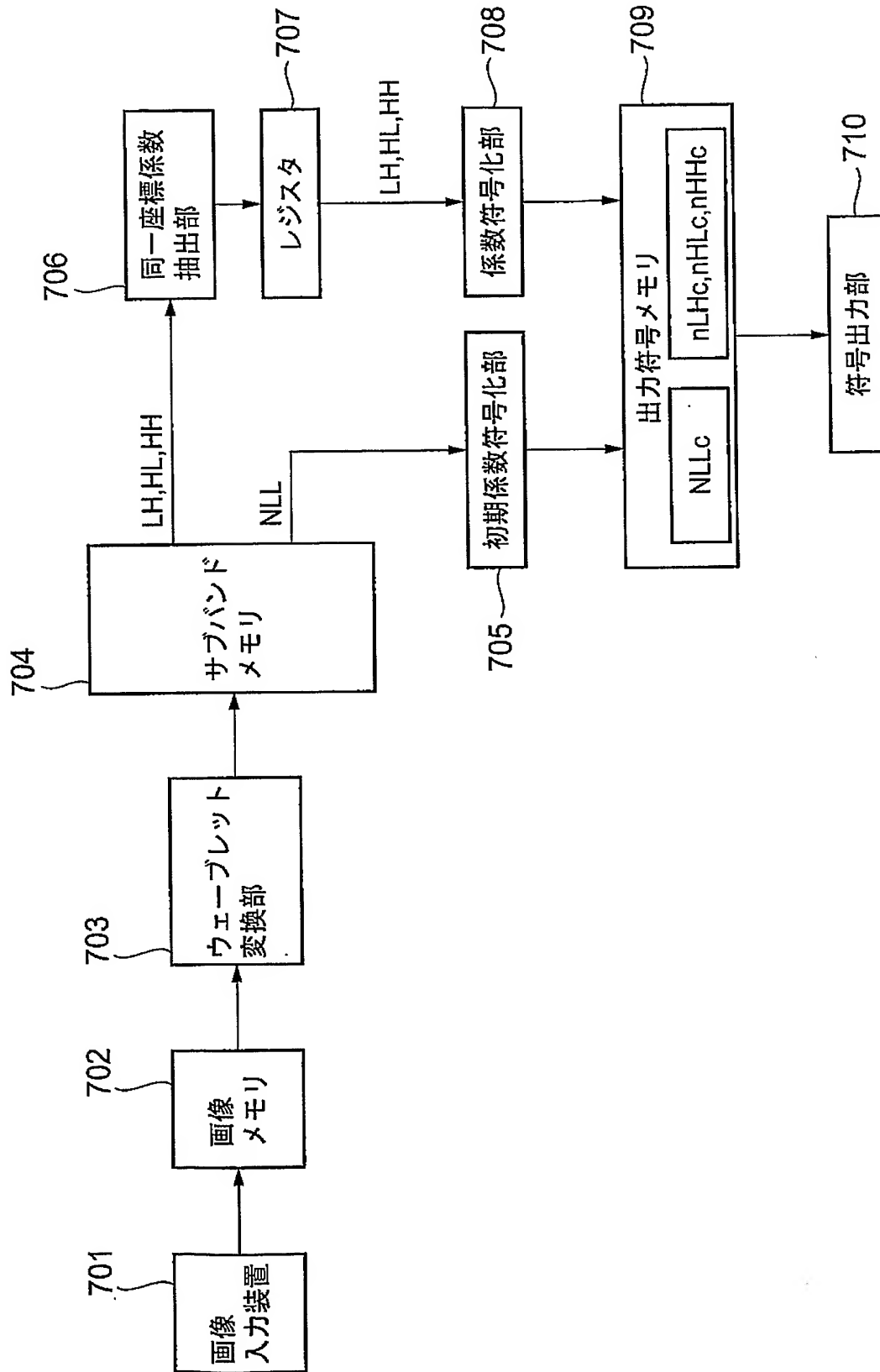
【図 14】



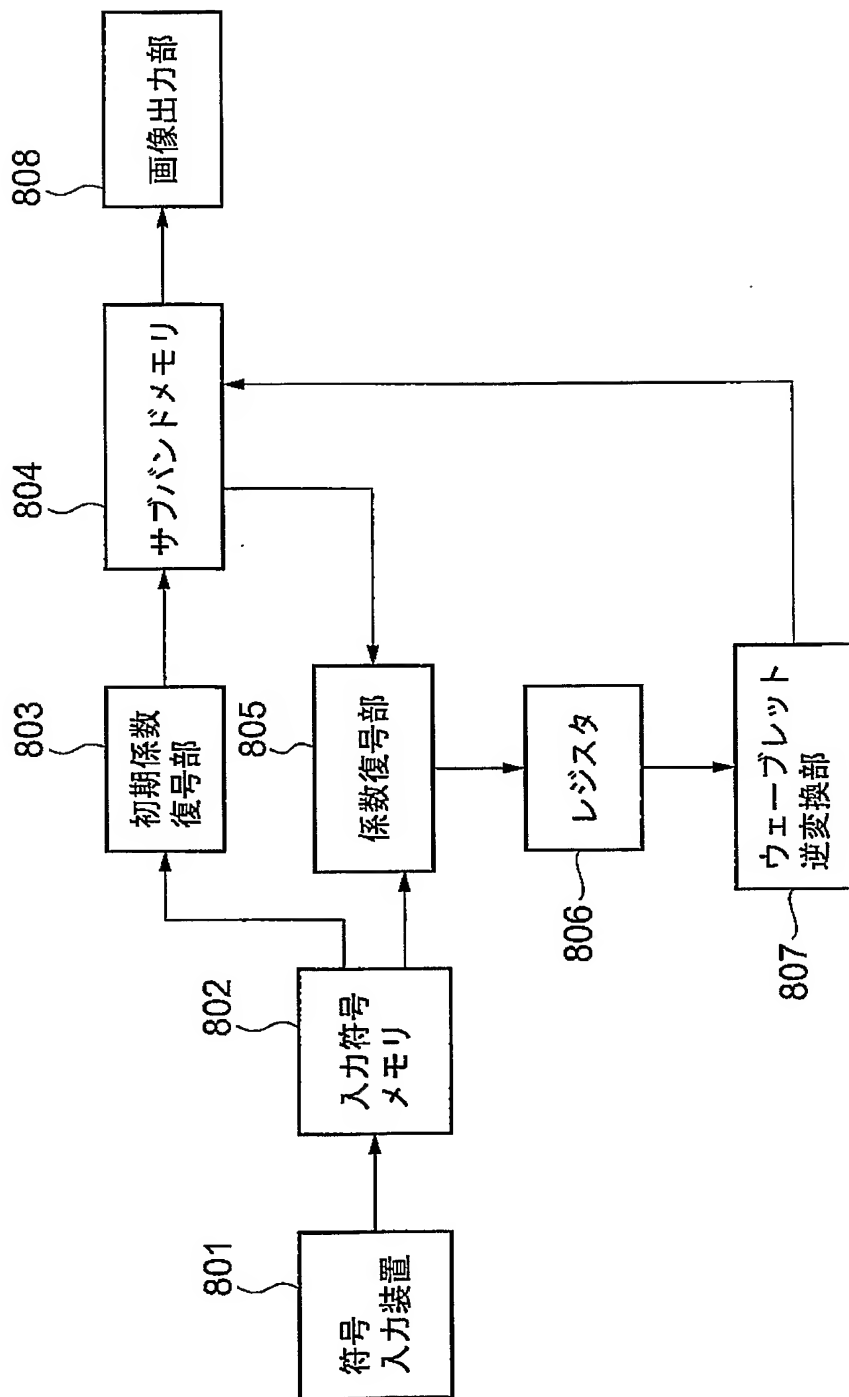
【図 15】



【図 16】



【図 17】



【書類名】 要約書

【要約】

【課題】 逐次処理型のCPUを用いてウェーブレット符号化／復号を行う際にも、十分な速度向上結果が得られる符号化／復号方法および装置を提供する。

【解決手段】

ハール関数を基底とするウェーブレット変換によって画像をサブバンドに分割し、最低周波のLLサブバンドの全領域を符号化した後、各階層のウェーブレット分解レベルに属するLH, HL, HHサブバンド係数を、空間的に同一位置にある係数ごとに符号化する。復号側では、最初に最低周波のLLサブバンドを展開した後、各ウェーブレット分解レベルのサブバンドにおいて、空間的に同一位置にあるLH係数、HL係数、HH係数を1組ずつ復号し、それらの係数値を用いて直ちに逆ウェーブレット変換を行い、次のウェーブレット分解レベルのLL係数値を得る。

【選択図】 図1

特願 2 0 0 4 - 0 4 5 6 5 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社